

Fachhochschule Dortmund

University of Applied Sciences and Arts

Master-Thesis

Im Studiengang

Informations- und Elektrotechnik

**Entwurf eines integrierten 3-Level Abwärtswandlers in einer
180nm CMOS Technologie**

**"Design of an integrated 3-level down converter in a 180nm
CMOS technology"**

Vorgelegt von

Stanislav Christiani

am 15.02.2023

an der Fachhochschule Dortmund

Betreuender Professor: Prof. Dr.-Ing. Michael Karagounis

Zweitprüfer: M. Eng. Jeremias Kampkötter

Kurzfassung

In dieser Arbeit wird ein 3-Level-Abwärtswandler unter idealen und realen Bedingungen analysiert. Unter idealen Bedingungen werden der Tastgrad, die Induktivität und Kapazität des LC-Gliedes, die Stromwelligkeit, die Ausgangsspannungswelligkeit, die Spannung und die Spannungswelligkeit am fliegenden Kondensator sowie die Übertragungsfunktion des 3-Level-Abwärtswandler diskutiert und hergeleitet. Unter realen Bedingungen werden die Implementierung des fliegenden Kondensators und die zeitliche Fehlanpassung zwischen den beiden Schaltsignalen diskutiert. Die Übertragungsfunktion des PID-Kompensators wird ausführlich beschrieben und hergeleitet. Ziel dieser Arbeit ist es, einen 3-Level-Abwärtswandler in einer 180nm CMOS Technologie unter Zuhilfenahme der Entwicklungssoftware „Cadence Virtuoso“ zu entwerfen und durch Simulationen zu analysieren. Bei einer gegebenen Eingangsspannung von 3 V soll der Wandler eine Spannung von 1 V für einen maximalen Laststrom von 400 mA ausgeben. Die Welligkeit der Ausgangsspannung darf 10 mV nicht überschreiten und die Schaltfrequenz soll bei 4 MHz liegen.

Abstract

In this thesis, an analysis of a 3-level buck converter under ideal and real conditions is presented. Under ideal conditions, the duty cycle, the inductance and capacitance of the LC element, the current ripple, the output voltage ripple, the voltage and voltage ripple on the flying capacitor, and the loop-gain function of the 3-level buck converter are discussed and derived. Under real operations, the implementation of the flying capacitor and the timing mismatch between the two switching signals are discussed. The loop-gain function of the PID compensator is described and derived in detail. The aim of this work is to develop a 3-level buck converter in a 180nm CMOS technology with "Cadence Virtuoso" software and to analyze it by simulations. With an input voltage of 3 V, the converter provides an output voltage of 1 V DC for a maximum load current of 400 mA. The ripple of the output voltage must not exceed 10 mV. The switching frequency is 4 MHz.

Inhaltsverzeichnis

Abbildungsverzeichnis.....	III
Tabellenverzeichnis.....	VI
Abkürzungsverzeichnis.....	VII
Nomenklatur.....	VIII
1. Einleitung.....	1
2. 3-Level-Abwärtswandler.....	2
2.1 Aufbau und Funktion.....	4
2.1.1 Leistungsstufe und Treiber.....	4
2.1.2 Regelungsblock.....	9
2.1.3 LC-Glied.....	14
3. Schaltungsanalyse unter idealen Bedingungen.....	16
3.1 Induktivität des LC-Gliedes, Stromwelligkeit und Tastgrad.....	16
3.2 Kapazität des LC-Gliedes und Ausgangsspannungswelligkeit.....	27
3.3 Spannung am fliegenden Kondensator.....	31
3.4 Spannungswelligkeit am fliegenden Kondensator.....	34
3.5 Ideale Übertragungsfunktion des 3-Level-Abwärtswandlers.....	36
4. Schaltungsanalyse unter realen Bedingungen.....	39
4.1 Zeitliche Diskrepanz zwischen D_1, D_3 und D_2, D_4	39
4.2 Bedeutung der kalibrierten Spannung V_{CF}	41
4.3 Fliegender Kondensator.....	43
4.4 Parasitärer Widerstand des Ausgangskondensators.....	44
4.5 Übertragungsfunktion des 3-Level-Abwärtswandlers mit parasitären Widerständen.....	45
5. PID-Regler und seine Übertragungsfunktion.....	48
5.1 Platzierung von Pol- und Nullstellen.....	51

5.2	Bestimmung aller Komponenten des PID-Reglers.....	54
6.	Übertragungsfunktion des 3-Level-Abwärtswandlers.....	56
7.	Parameterbestimmung des 3-Level-Abwärtswandlers.....	59
7.1	Parameter für LC-Glied, Lastwiderstand und fliegenden Kondensator...59	
7.2	Parameter des PID-Reglers.....	61
7.2.1	Pol- und Nullstellen.....	61
7.2.2	Widerstände und Kondensatoren.....	63
8.	Simulationsergebnisse.....	65
8.1	Strom- und Spannungsverläufe.....	66
8.1.1	Kalibrierung der Schaltschwellen des Sägezahngenerators.....	73
8.2	Effizienz des 3-Level-Abwärtswandlers.....	77
9.	Fazit.....	79
10.	Literaturverzeichnis.....	80

Abbildungsverzeichnis

Abb. 2.1: Topologie (a) eines konventionellen 2-Level-Abwärtswandlers; (b) eines kaskadierten 2-Level-Abwärtswandlers; (c) eines 3-Level-Abwärtswandlers.....	3
Abb. 2.2: Treibersignale für 3-Level-Abwärtswandler.....	4
Abb. 2.3: Zeitdiagramm von D , D_S , V_x , Induktionsstrom I_L und Spannung des fliegenden Kondensators V_{CF} in einem Zyklus, wenn (a) $D < 0,5$, (b) $D > 0,5$	5
Abb. 2.4: Vier Betriebszustände eines 3-Level-Abwärtswandlers.....	6
Abb. 2.5: Schaltungstopologien eines 3-Level-Abwärtswandlers in jedem der 4 Zustände.....	6
Abb. 2.6: Betriebszustände und Zeitdiagramm des 3-Level-Abwärtswandlers bei $D < 0,5$	7
Abb. 2.7: Betriebszustände und Zeitdiagramm des 3-Level-Abwärtswandlers bei $D > 0,5$	8
Abb. 2.8: Regelungsblock.....	10
Abb. 2.9: Spannungsverläufe der PWM-Komparatoren für $D < 0,5$	11
Abb. 2.10: Spannungsverläufe der PWM-Komparatoren für $D > 0,5$	11
Abb. 2.11: Spannungsverläufe der RS-Flipflops für $D < 0,5$	12
Abb. 2.12: Spannungsverläufe der RS-Flipflops für $D > 0,5$	13
Abb. 2.13: Schaltung eines spannungsgesteuerten 3-Level-Abwärtswandlers.....	13
Abb. 2.14: Stromverläufe für CCM, BCM und DCM.....	15
Abb. 3.1: Änderung des Spulenstroms I_L , wenn (a) $D < 0,5$, (b) $D > 0,5$	18
Abb. 3.2: Induktivität eines 3-Level und eines 2-Level-Abwärtswandlers in Abhängigkeit vom Tastgrad D bei $V_g = 3$ V, $f_s = 4$ MHz und $\Delta I_L = 120$ mA.....	27
Abb. 3.3: Stromverlauf durch Spule und Kondensator.....	27
Abb. 3.4: Vergleich der Ausgangsspannungswelligkeit zwischen 2-Level- und 3-Level-Abwärtswandlern.....	30
Abb. 3.5: Funktionsblöcke des 2-Level-Abwärtswandlers.....	37

Abb. 4.1: Zeitdiagramm von Fehlanpassungen zwischen D_1 , D_3 und D_2 , D_4 , wenn (a) $D < 0,5$, (b) $D > 0,5$	40
Abb. 4.2: Abhängigkeit der Spannung V_{CF} von zeitlichen Fehlanpassungen.....	41
Abb. 4.3: Überspannungsproblem durch V_{CF} ungleich $V_g/2$	42
Abb. 4.4: (a) Spulenstromwelligkeit und (b) Ausgangsspannungswelligkeit in Abhängigkeit von V_{CF}	42
Abb. 4.5: Ersatzschaltbild eines realen Kondensators.....	45
Abb. 4.6: Amplitudengang der Tastgrad-zu-Ausgang Übertragungsfunktion im Bode-Diagramm.....	47
Abb. 5.1: Type III Compensator.....	48
Abb. 5.2: Amplitudengang von Type III Compensator im Bode-Diagramm.....	53
Abb. 6.1: Amplituden- und Phasengang des Regelkreises im Bode-Diagramm....	57
Abb. 8.1: Schaltung des 3-Level-Abwärtswandlers zur Simulation in „Cadence Virtuoso“	65
Abb. 8.2: Eingangs- und Ausgangsspannungsverläufe.....	66
Abb. 8.3: Spannungsverläufe an Komparatoren.....	67
Abb. 8.4: Signalverläufe an RS-Flipflops.....	68
Abb. 8.5: Ausgangsspannung und Spulenstrom.....	68
Abb. 8.6: Spannungswelligkeit an ESR, Kondensator und Lastwiderstand.....	69
Abb. 8.7: Stromwelligkeit an Spule, Kondensator und Lastwiderstand.....	70
Abb. 8.8: Spannung V_x	71
Abb. 8.9: Spannung V_{CF}	71
Abb. 8.10: Spannungsverläufe von V_x und V_{CF}	72
Abb. 8.11: Einstellungen für Sägezahngeneratoren.....	73
Abb. 8.12: Spannung V_{CF} nach der Kalibrierung.....	74
Abb. 8.13: Spannung V_x nach der Kalibrierung.....	75
Abb. 8.14: Ausgangsspannung und Spulenstrom nach der Kalibrierung.....	75

Abb. 8.15: Formeln für die Eingangs- und Ausgangsleistung in Calculator.....77

Tabellenverzeichnis

Tabelle 3.1: Induktivität eines 3-Level und eines 2-Level-Abwärtswandlers in Abhängigkeit vom Tastgrad D bei $V_g = 3$ V, $f_s = 4$ MHz und $\Delta I_L = 120$ mA.....	26
Tabelle 7.1: Spezifikation.....	59
Tabelle 8.1: Ausgangsspannung V_o in Abhängigkeit von der Eingangsspannung V_g	67
Tabelle 8.2: Schaltungsparameter mit und ohne Kalibrierung.....	76

Abkürzungsverzeichnis

BCM	Boundary Current Mode
CCM	Continuous Current Mode
CMOS	Complementary Metal-Oxide-Semiconductor
DCM	Discontinuous Current Mode
DCR	Direct Current Resistance
EA	Error Amplifier
ESL	Equivalent Series Inductance
ESR	Equivalent Series Resistance
LC-Glied	Kombination aus Spule und Kondensator
MOS	Metal-Oxide-Semiconductor
MOSFET	Metal-Oxide-Semiconductor Field-Effect Transistor
MOM	Metal-Oxide-Metal
NMOS	N-type Metal-Oxide-Semiconductor
PID-Regler	Regler mit Proportional-, Integral- und Differentialanteilen
PMOS	P-type Metal-Oxide-Semiconductor
PWM	Pulsweitenmodulation
RS-FF	Reset-Set-Flip-Flop
SSA	State-Space Averaging

Nomenklatur

Komponenten:

F_C	fliegender Kondensator
C	Ausgangskondensator
L	Spule
R_0	Lastwiderstand
R_{ESR}	Reihenwiderstand des Kondensators
R_{DCR}	Gleichstromwiderstand der Spule
R_1	Widerstand des PID-Reglers
R_2	Widerstand des PID-Reglers
R_3	Widerstand des PID-Reglers
C_1	Kondensator des PID-Reglers
C_2	Kondensator des PID-Reglers
C_3	Kondensator des PID-Reglers
V_{in}	Eingangsspannungsquelle
V_{ref}	Referenzspannungsquelle
$SZ1$	1. Sägezahnspannungsquelle
$SZ2$	2. Sägezahnspannungsquelle mit 180° Phasenverschiebung
CLC	1. Taktgeber
CLC_S	2. Taktgeber mit 180° Phasenverschiebung

Spannungen:

V	Spannung
V_g	Eingangsspannung des 3-Level-Abwärtswandlers
V_0	Ausgangsspannung des 3-Level-Abwärtswandlers
V_x	Spannung am Drain der Transistoren P_2 und N_2
V_{CF}	Spannung am fliegenden Kondensator

$V_{CF,min}$	minimale Spannung am fliegenden Kondensator
$V_{CF,max}$	maximale Spannung am fliegenden Kondensator
$V_{CF,avg}$	durchschnittliche Spannung am fliegenden Kondensator
V_{ref}	Referenzspannung für den Regler
V_{EA}	Ausgangssteuerspannung des Reglers
V_{Ramp}	Sägezahnspannung für 1. Komparator
V_{Ramp_S}	Sägezahnspannung für 2. Komparator
V_{pwm}	Ausgangsspannung des 1. Komparators für die Pulsweitenmodulation
V_{pwm_S}	Ausgangsspannung des 2. Komparators für die Pulsweitenmodulation
V_L	Spannungsabfall an der Spule
V_C	Spannungsabfall am Kondensator
ΔV_0	Spannungsdifferenz am Ausgang des 3-LVL-Abwärtswandlers
ΔV_C	Spannungsdifferenz aufgrund der Kapazität des Kondensators
ΔV_{ESR}	Spannungsdifferenz aufgrund des ESR des Kondensators
ΔV_{CF}	Spannungsdifferenz aufgrund der Kapazität des fliegenden Kondensators

Ströme:

I	Strom
$I_0 = I_{Last}$	Laststrom
I_C	Kondensatorstrom
I_L	Spulenstrom
I_{avg}	Durchschnittlicher Spulenstrom
$I_{avg,c}$	Durchschnittlicher Kondensatorstrom
I_{peak}	Spitzenstrom entlang der Induktivität
I_{valley}	Mindeststrom entlang der Induktivität

$\Delta I = \Delta I_L$ Stromdifferenz entlang der Induktivität

Leistungen:

P Leistung

P_{in} Eingangsleistung

P_{out} Ausgangsleistung

Frequenzen:

ω_s Schaltkreisfrequenz des 3-Level-Abwärtswandlers

ω_{ESR} Kreisfrequenz der Nullstelle des ESR des Kondensators

ω_0 Grenzkreisfrequenz des LC-Gliedes

ω_c Durchtrittskreisfrequenz

ω_{p1} Kreisfrequenz des ersten Pols des PID-Reglers

ω_{p2} Kreisfrequenz des zweiten Pols des PID-Reglers

ω_{z1} Kreisfrequenz der ersten Nullstelle des PID-Reglers

ω_{z2} Kreisfrequenz der zweiten Nullstelle des PID-Reglers

f_s Schaltfrequenz des Abwärtswandlers

f_{ESR} Frequenz der Nullstelle des ESR des Kondensators

f_0 Grenzfrequenz des LC-Gliedes

f_c Durchtrittsfrequenz

f_{p1} Frequenz des ersten Pols

f_{p2} Frequenz des zweiten Pols

f_{z1} Frequenz der ersten Nullstelle

f_{z2} Frequenz der zweiten Nullstelle

Übertragungsfunktionen:

$G(s)$ Übertragungsfunktion des Reglers

$G_{vd,ideal}(s)$ Tastgrad-zu-Ausgang Übertragungsfunktion des idealen 3-Level-Abwärtswandlers

$G_{vd}(s)$	Tastgrad-zu-Ausgang Übertragungsfunktion
$T(s)$	Übertragungsfunktion des Regelkreises
Sonstiges:	
D	Tastgrad
D	Schaltsignal für die Transistoren P_1 und N_1
D_S	Schaltsignal für die Transistoren P_2 und N_2 mit 180° Phaseverschiebung
D_1, D_2, D_3, D_4	Dauer der Zustände $S_1 - S_4$
d_1	Zeitdifferenz zwischen D_1 und D_3
d_2	Zeitdifferenz zwischen D_2 und D_4
$T = T_S$	Periodendauer
T_{on}	Dauer des Schaltsignals $D = 1$
E	Energie
Q	Ladung
ΔQ	Ladungsdifferenz im Kondensator
Z	Impedanz
$Z_1(s)$	Impedanz im Eingangszweig des Reglers
$Z_2(s)$	Impedanz im Rückführungszweig des Reglers
K_v	Verstärkung des Reglers
F_m	Verstärkung des PWM-Blocks
V_m	Höhe des Sägezahnsignals
$ G $	Amplitudengang des Reglers
$ G_{vd} $	Amplitudengang der Leistungsstufe
$ T $	Amplitudengang des Regelkreises
$\angle T$	Phasengang des Regelkreises

1 Einleitung

Heutige moderne tragbare elektronische Geräte, wie z.B. hochauflösende Videokameras, großformatige Touchscreens, Hochgeschwindigkeitskommunikationssysteme und andere Hochleistungsanwendungen verbrauchen während des Betriebs viel Strom und werden daher mit Lithium-Ionen-Batterien mit hoher Kapazität betrieben. Um die Ladezeit solcher Akkus zu verkürzen, muss die Leistung von Ladegeräten erhöht und sogar neue Schnittstellen wie USB Typ-C entwickelt werden, die die Stromversorgung von Geräten mit höherer Leistung ermöglichen. Die volle Nutzung der neuen Normen ist jedoch mit einer Reihe von technischen Herausforderungen verbunden. Eine davon ist der unzureichende Wirkungsgrad der konventionellen synchronen Abwärtsrichter, um ein leistungsstarkes Ladegerät in der beschränkten Größe der Endanwendung unterzubringen. So stehen die Elektronikentwickler heute wieder vor der Herausforderung, die Leistungsdichte von Ladegeräten zu erhöhen. Eine Lösung dieses Problems besteht darin, Ladegeräte mit einer dreistufigen Wandlertopologie mit zusätzlichen kapazitiven Speicherelementen und Leistungsschaltern zu entwerfen. Dank dieser neuen dreistufigen Wandlertopologie kann die effektive Schaltfrequenz erhöht und die Induktionsspannung gesenkt werden, so dass eine kleinere Spule verwendet werden kann. Dies erhöht die Effizienz und verringert den Platzbedarf des Chips [7].

Ein weiterer Vorteil ist, dass die dreistufige Wandlertopologie den Betrieb mit der doppelten Versorgungsspannung im Vergleich zu einer herkömmlichen Abwärts-wandlertopologie erlaubt. All diese Vorteile haben Forscher dazu motiviert, diese Topologie genauer zu untersuchen.

2 3-Level-Abwärtswandler

Ein konventioneller Abwärtswandler, auch Tiefsetzsteller oder englisch Buck-Converter ist eine elektronische Schaltung, die eine höhere Eingangsspannung auf eine niedrigere Ausgangsgleichspannung herabsetzt.

Viele elektronische Komponenten benötigen Spannungen, die niedriger sind als die Spannung, welche von Batterien bzw. Akkus oder aus dem Netz geliefert werden. Ein Beispiel ist ein Computernetzteil, das mit 230 V Netzspannung betrieben wird und 12 V Gleichspannung zur Verfügung stellt. Einige Computerkomponenten wie z.B. der Prozessor, die Grafikkarte, der Arbeitsspeicher oder Teile der Hauptplatine benötigen jedoch niedrigere Spannungen, die zwischen 1 V und 5 V liegen. Ein konventioneller zweistufiger Abwärtswandler, der in Abbildung 2.1(a) dargestellt ist, löst dieses Problem, indem er die höhere Eingangsspannung mit einem hohen Wirkungsgrad auf die gewünschte Verbraucherspannung wandelt. Für den Umwandlungsprozess sind jedoch passive Speicherelemente erforderlich, welche Energien in den einzelnen Schaltphasen speichern. Bei modernen Prozessen spielen das Wandlervolumen, die Kosten sowie die Effizienz eine entscheidende Rolle. Maßgeblich für diese drei Punkte sind die passiven Elemente. Wird beispielsweise die Schaltfrequenz erhöht, so müssen die passiven Bauteile weniger Energie speichern und können kleiner dimensioniert werden, was sich positiv auf das Wandlervolumen und die Kosten auswirkt. Höhere Schaltfrequenzen resultieren jedoch in höhere Schaltverluste und verringern damit die Wandler-effizienz. Eine gute alternative, um die passiven Bauelemente optimaler ausnutzen zu können und gleichzeitig hohe Effizienzen zu erreichen bieten hybride Wandlerarchitekturen. Hybride Architekturen kombinieren die positiven Eigenschaften von rein kapazitiven und rein induktiven Wandlern. Der in Abbildung 2.1(c) dargestellte dreistufige Abwärtswandler hat viele Vorteile gegenüber dem konventionellem 2-Level-Abwärtswandler oder auch der zweistufigen Kaskodentopologie aus Abbildung 2.1(b), da er über einen zusätzlichen fliegenden Kondensator C_F verfügt und ein anderes Schaltschema verwendet.

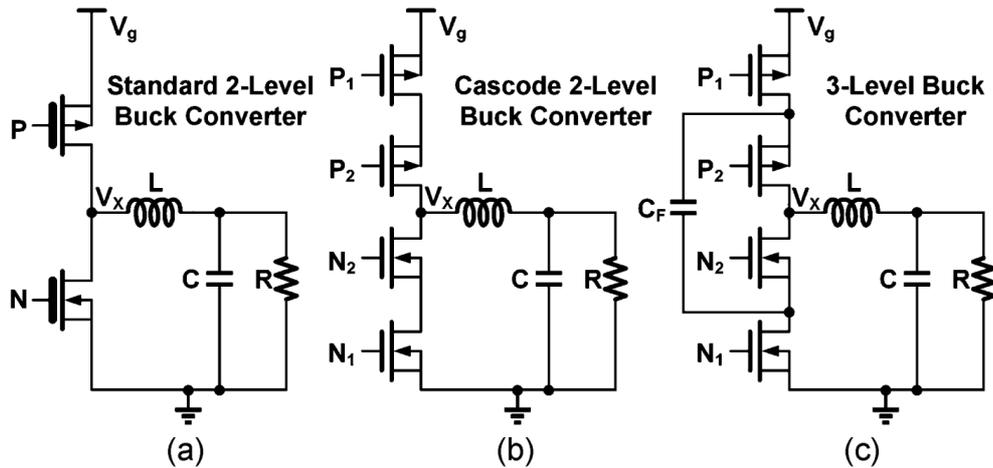


Abb. 2.1: Topologie (a) eines konventionellen 2-Level-Abwärtswandlers; (b) eines kaskadierten 2-Level-Abwärtswandlers; (c) eines 3-Level-Abwärtswandlers [1]

Aufgrund des fliegenden Kondensators und des zeitverschachtelten Schaltverhaltens hat der 3-Level-Abwärtswandler drei Spannungsniveaus am Schaltknoten V_x und die passiven Bauelemente sehen die doppelte Schaltfrequenz, was viele zusätzliche Vorteile mit sich bringt. V_x ist je nach Tastgrad entweder $(V_g, V_g/2)$ oder $(V_g/2, \text{Null})$. Im Vergleich zu einem herkömmlichen 2-Level-Abwärtswandler mit identischen LC-Größen und derselben Schaltfrequenz weist der 3-Level-Abwärtswandler eine wesentlich geringere Welligkeit am Spulenstrom und an der Ausgangsspannung auf. Dies ermöglicht die Verwendung kleinerer LC-Komponenten für geringere Kosten, ein schnelleres Einschwingverhalten bei größeren Signaländerungen und eine potenziell höhere Bandbreite. Aus diesem Grund ist das Forschungsinteresse an diesen Topologien in den letzten Jahren stark gestiegen [4], [1].

Alle diese Vorteile des 3-Level-Abwärtswandlers setzen jedoch voraus, dass die Spannung am fliegenden Kondensator C_F auf $V_g/2$ gehalten wird. C_F fungiert als weitere Spannungsquelle, so dass die Spannungsdifferenz über den Leistungstransistoren klar definiert und auf $V_g/2$ begrenzt werden kann, während V_x je nach Tastgrad zwischen $V_g/2$ und Null bzw. V_g und $V_g/2$ liegen kann. In realen Silizium-Implementierungen kann die Spannung V_{CF} jedoch leicht von $V_g/2$ abweichen und sogar auf 0 oder V_g gehen, was auf unvollkommene Bedingungen zurückzuführen ist, wie z. B. die parasitäre Kapazität des fliegenden Kondensators C_F oder die zeitlichen Abweichungen zwischen den Ansteuersignalen der Leistungstransis-

toren. Wenn die Spannung V_{CF} nicht gleich $V_g/2$ ist, führt dies zu vielen ernsthaften Problemen, wie z. B. Ausfälle und Zuverlässigkeitsprobleme der Leistungstransistoren. Die Spannung V_x nimmt nicht optimale Werte an, und als Folge erhöhen sich die Induktionsstromwelligkeit und die Welligkeit der Ausgangsspannung erheblich, wodurch der 3-Level-Abwärtswandler seine positiven Eigenschaften verliert. Auch die Systemstabilität wird beeinträchtigt, da potentielle subharmonische Schwingungen auftreten können [4].

2.1 Aufbau und Funktion

In diesem Abschnitt werden der Aufbau und die Funktionsweise des 3-Level-Abwärtswandlers beschrieben. Zu diesem Zweck wird der 3-Level-Abwärtswandler in 2 Blöcke unterteilt und zwar der Leistungsstufe mit den Treibern und dem Regelungsblock. Jeder Block wird separat untersucht und beschrieben. Im letzten Abschnitt wird die Funktion und der Einfluss des LC-Gliedes im 3-Level-Abwärtswandlers erläutert.

2.1.1 Leistungsstufe und Treiber

Wie in Abbildung 2.2 zu sehen ist, besteht die Leistungsstufe eines 3-Level-Abwärtswandlers aus zwei Schalterpaaren: P_1, N_1 und P_2, N_2 , einem fliegenden Kondensator, einer Ausgangsspule L und einem Ausgangskondensator C .

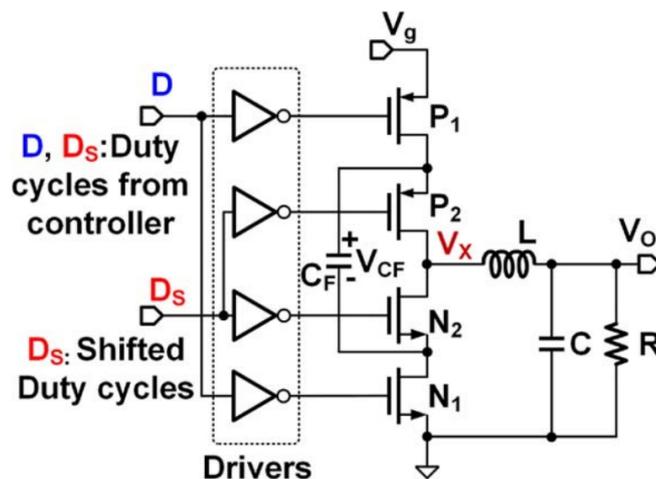


Abb. 2.2: Treibersignale für 3-Level-Abwärtswandler [1]

Die Transistorpaare werden über die Schaltsignale D bzw. D_S angesteuert, die durch die entsprechenden Treiber für jeden einzelnen Transistor gesetzt werden. Im Idealfall haben die Signale D und D_S den gleichen Tastgrad, jedoch mit einer Phasenverschiebung von 180° . Die Schalter P_1 und P_2 sind PMOS (P-type Metal-Oxide Semiconductor) Transistoren. Die Schalter N_1 und N_2 sind NMOS (N-type Metal-Oxide Semiconductor) Transistoren.

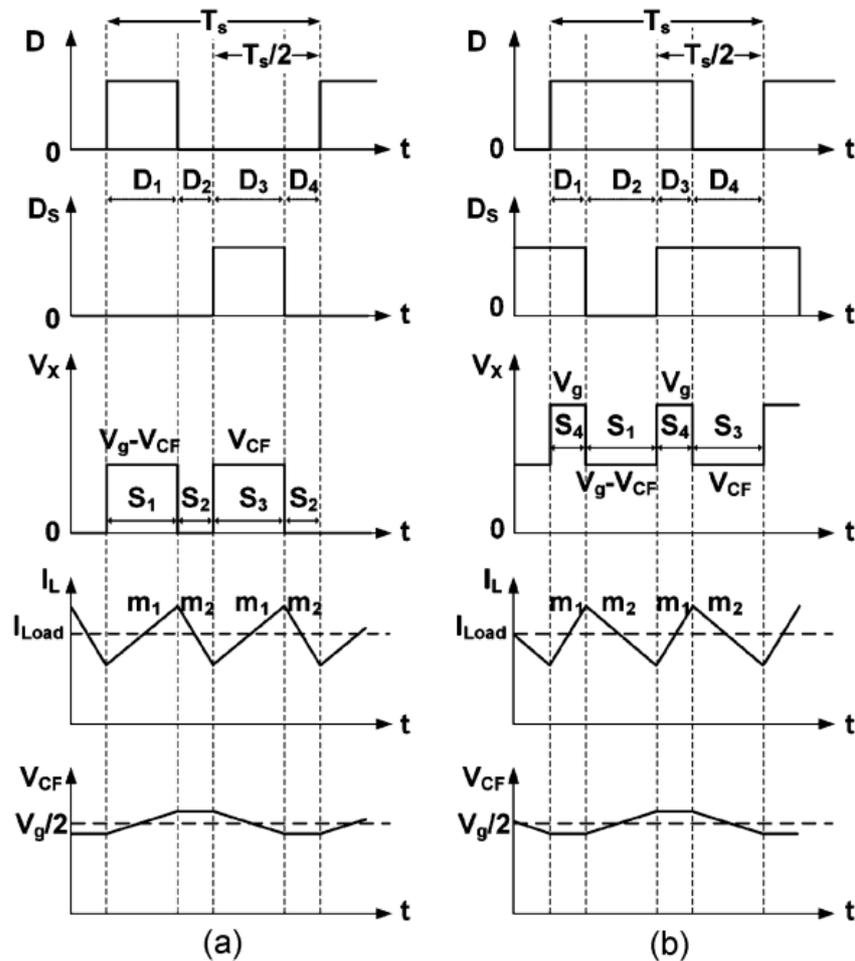


Abb. 2.3: Zeitdiagramm von D , D_S , V_X , Induktionsstrom I_L und Spannung des fliegenden Kondensators V_{CF} in einem Zyklus, wenn (a) $D < 0,5$, (b) $D > 0,5$ [1]

Das Zeitdiagramm von D und D_S ist in Abbildung 2.3 dargestellt. Jede Periode ist in die 4 Phasen D_1 , D_2 , D_3 und D_4 unterteilt. Im Idealfall ist $D_1 = D_3 = D \cdot T_s = D_S \cdot T_s$ und $D_2 = D_4 = (1-D) \cdot T_s = (1-D_S) \cdot T_s$. Unter idealen Bedingungen sollte die durchschnittliche Spannung am fliegenden Kondensator C_F die Hälfte der Eingangsspannung V_g betragen [1].

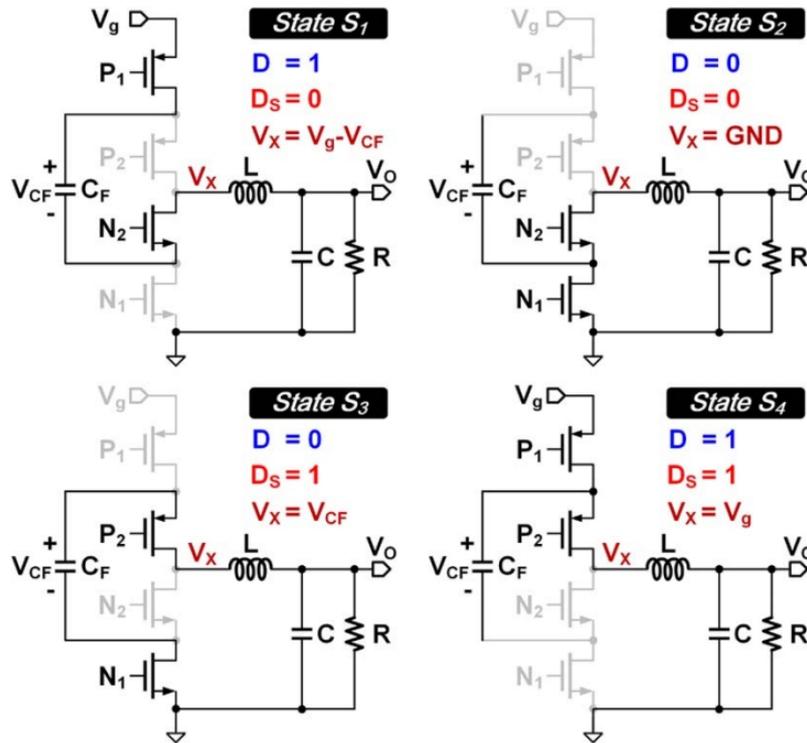


Abb. 2.4: Vier Betriebszustände eines 3-Level-Abwärtswandlers [1]

Während ein konventioneller 2-Level-Abwärtswandler nur 2 Betriebszustände besitzt, hat ein 3-Level-Abwärtswandler 4 Betriebszustände, die in Abbildung 2.4 dargestellt sind. Abbildung 2.5 zeigt die Schaltungstopologien in jedem der 4 Zustände. Unabhängig davon, ob $D < 0,5$ oder $D > 0,5$, arbeitet der 3-Level-Abwärtswandler immer nur in drei der vier beschriebenen Betriebsphasen.

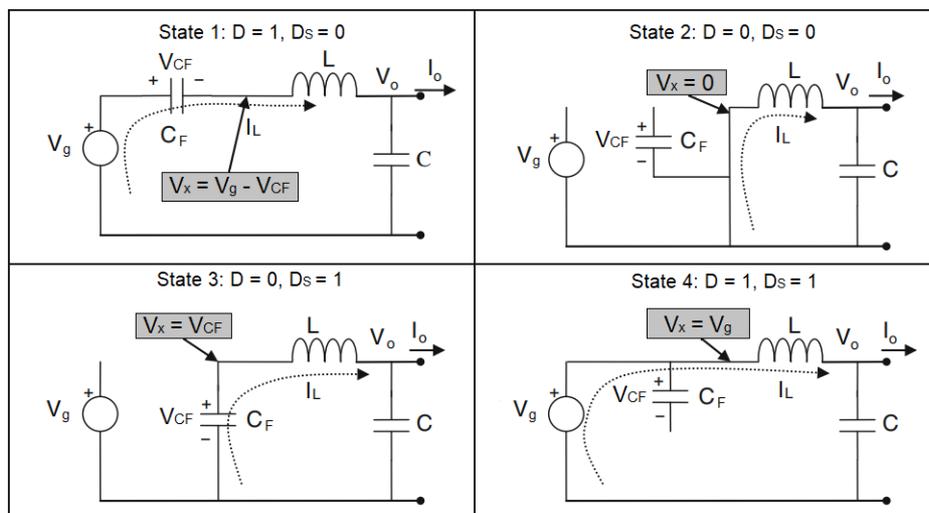


Abb. 2.5: Schaltungstopologien eines 3-Level-Abwärtswandlers in jedem der 4 Zustände [in Anlehnung an 2]

Bei einer logischen „0“ an den Gates der Transistoren sind die PMOS-Schalter geschlossen, während die NMOS-Schalter geöffnet sind. Bei einer logischen „1“ sind die PMOS-Schalter geöffnet, während die NMOS-Schalter geschlossen sind.

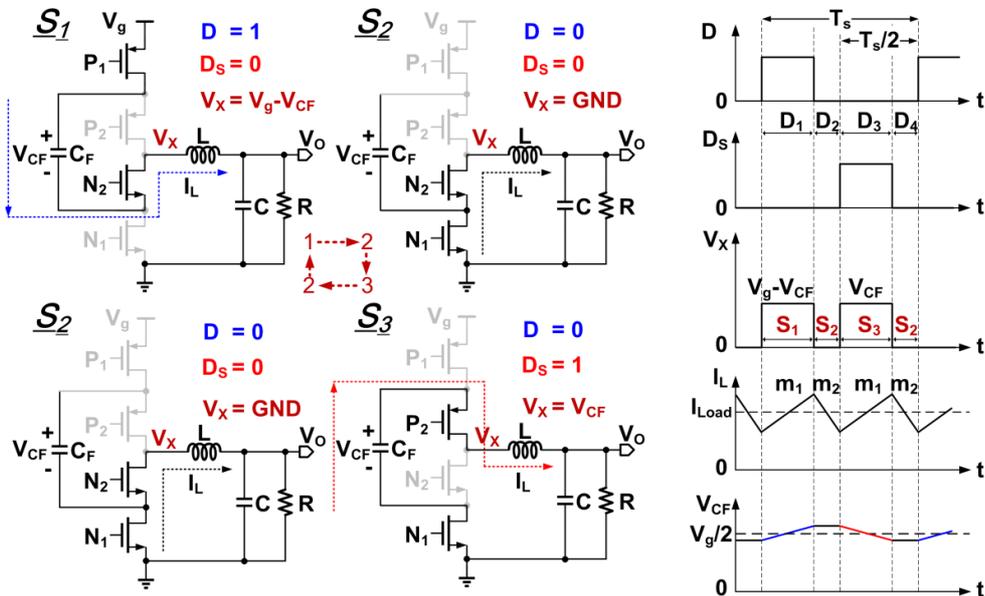


Abb. 2.6: Betriebszustände und Zeitdiagramm des 3-Level-Abwärtswandlers bei $D < 0,5$

[4]

Der erste Fall für $D < 0,5$ ist in Abbildung 2.6 dargestellt. Während der Einschalt-dauer D_1 arbeitet der 3-Level-Abwärtswandler im Zustand S_1 ($D = 1, D_s = 0$). An den Gates der Transistoren P_1 und N_1 liegt eine logische "0" und an den Gates der Transistoren P_2 und N_2 eine logische "1" an. Damit sind die Transistoren P_1 und N_2 geschlossen und P_2 und N_1 geöffnet. Die Spannungsquelle ist über die Transistoren P_1 und N_2 mit der Last verbunden und für die Spannung an V_x gilt $V_x = V_g - V_{CF}$. Der Spulenstrom I_L steigt an und lädt den fliegenden Kondensator C_F und auch den Ausgangskondensator C auf, sobald der Spulenstrom oberhalb der DC-Komponente am Ausgang liegt. Während der Schaltphase D_2 arbeitet der 3-Level-Abwärtswandler im Zustand S_2 ($D = 0, D_s = 0$). An den Gates aller Transistoren liegt eine logische "1" an. Die Schalter P_1 und P_2 sind geöffnet und die Schalter N_1 und N_2 geschlossen und ziehen das Potential V_x nach Masse. Die Spule L entlädt sich und die V_{CF} -Spannung über dem fliegenden Kondensator bleibt unverändert. Während der Schaltphase D_3 arbeitet der 3-Level-Abwärtswandler im Zustand S_3 ($D = 0, D_s = 1$). An den Gates der Transistoren P_1 und N_1 liegt eine logische "1" und an den Gates der Transistoren P_2 und N_2 eine logische "0" an. Die Transistoren P_2

und N_1 sind geschlossen und P_1 und N_2 geöffnet. An V_x liegt die Spannung des fliegenden Kondensators an, welche der halben Versorgungsspannung V_g entspricht. Die Last R wird über den fliegenden Kondensator C_F versorgt und der Spulenstrom I_L steigt an. Während der Schaltdauer D_4 arbeitet der 3-Level-Abwärtswandler erneut im Zustand S_2 . In allen Zuständen liegt die Spannung V_{CF} innerhalb der Hälfte der Eingangsspannung V_g . Der 3-Level-Abwärtswandler durchläuft die Sequenz $S_1 \rightarrow S_2 \rightarrow S_3 \rightarrow S_2$ während einer Schaltperiode T_S .

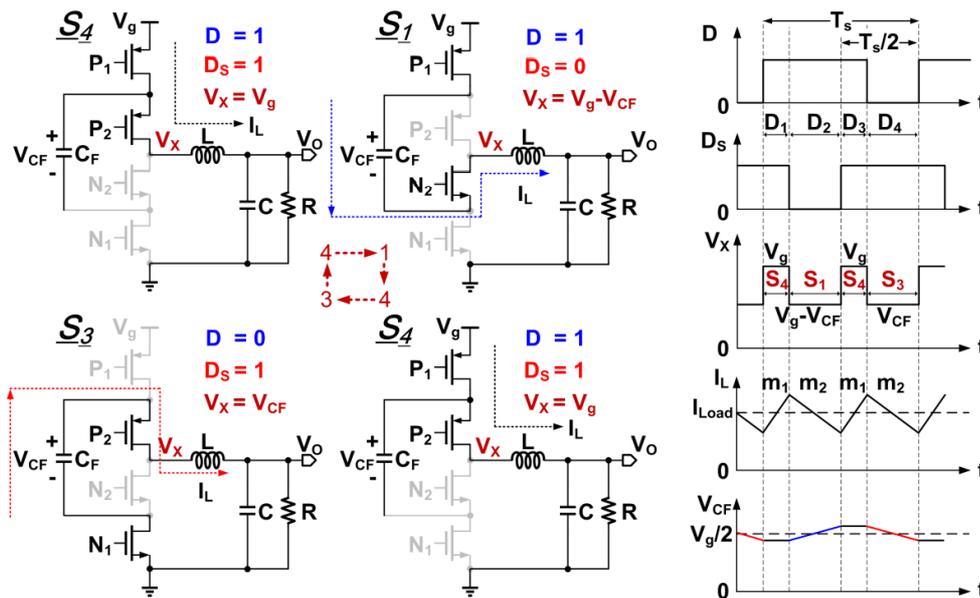


Abb. 2.7: Betriebszustände und Zeitdiagramm des 3-Level-Abwärtswandlers bei $D > 0,5$

[4]

Für den zweiten Fall, bei dem $D > 0,5$ gilt, sind die zugehörigen S Phasen in Abbildung 2.7 dargestellt. Während der Schaltdauer D_1 arbeitet der 3-Level-Abwärtswandler im Zustand S_4 ($D = 1, D_s = 1$). An den Gates aller Transistoren liegt eine logische "0" an. Die Schalter P_1 und P_2 sind geschlossen und die Schalter N_1 und N_2 geöffnet. Die Spannungsquelle ist über die Transistoren P_1 und P_2 mit der Last verbunden und V_x wird auf die Versorgungsspannung V_g geladen. Der Spulenstrom I_L steigt an und die Spannung V_{CF} bleibt konstant. Während der Schaltdauer D_2 befindet sich der 3-Level-Abwärtswandler im Zustand S_1 . Der einzige Unterschied zwischen dem Zustand S_1 in Fall 1 und in Fall 2 besteht darin, dass der Spulenstrom in Fall 2 abfällt und in Fall 1 ansteigt. Während der Schaltphase D_3 arbeitet der 3-Level-Abwärtswandler im Zustand S_4 , welcher identisch zur vorherigen Schaltphase D_1 ist. Während der Schaltphase D_4 befindet sich der Wandler im

Zustand S_3 und der fliegende Kondensator C_F versorgt die Last R mit Energie. Der einzige Unterschied zwischen dem Zustand S_3 in Fall 1 und in Fall 2 besteht darin, dass der Spulenstrom in Fall 2 abfällt und in Fall 1 ansteigt. In allen Zuständen liegt die Spannung V_{CF} innerhalb der Hälfte der Eingangsspannung V_g . Der 3-Level-Abwärtsrichter durchläuft die Sequenz $S_4 \rightarrow S_1 \rightarrow S_4 \rightarrow S_3$ während einer Schaltperiode T_S .

Es ist zu erkennen, dass der Induktionsstrom I_L und die Spannung V_{CF} am fliegenden Kondensator in jedem Zyklus ein natürliches Gleichgewicht erreichen. Die tatsächliche Frequenz, mit der sich der Induktionsstrom ändert ist doppelt so hoch wie die Schaltfrequenz f_s . Die Spannung V_{CF} hängt von der Größe des fliegenden Kondensators und dem Laststrom ab [1].

Da der 3-Level-Abwärtsrichter durch Ladungs- und Entladungsvorgänge Energie im Ausgangskondensator erst speichert und sie dann wieder abgibt, ändert sich auch die Spannung am Kondensator. Dies wird als Welligkeit der Ausgangsspannung bezeichnet und kann bei Schaltreglern nicht vollkommen vermieden werden. Die Beziehung zwischen der Spannung an einem Kondensator und der im Kondensator gespeicherten Energie E wird durch die folgende Formel beschrieben:

$$E = \frac{1}{2} \cdot C \cdot V^2 \quad (1)$$

Nach der Spannung V aufgelöst, ergibt sich:

$$V = \sqrt{2 \cdot E / C} \quad (2)$$

Daraus folgt, dass bei einer ausreichend großen Kapazität und einer kleinen Energieänderung pro Periode auch die Änderung der Kondensatorspannung sehr klein werden kann.

2.1.2 Regelungsblock

Der Regelungsblock besteht, wie in Abbildung 2.8 dargestellt, aus einem Operationsverstärker (Regler oder englisch Error Amplifier), zwei Komparatoren mit je einem Sägezahngenerator und zwei RS-Flipflops mit je einem RS-FF-Taktgeber.

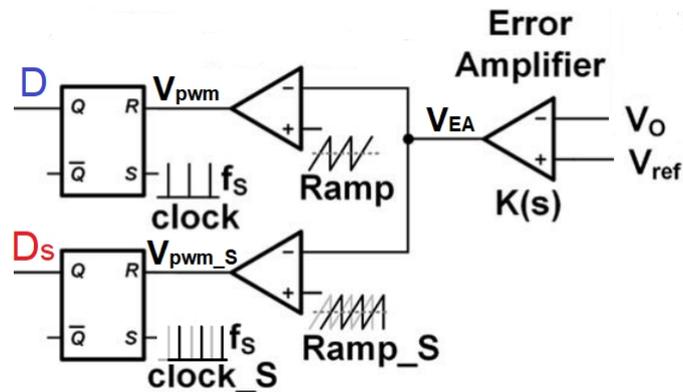


Abb. 2.8: Regelungsblock [in Anlehnung an 1]

Die Ausgangsspannung V_o wird dem Regler zugeführt, wo sie mit einer Referenzspannung V_{ref} verglichen wird. Der Operationsverstärker misst die Regelabweichung und generiert am Ausgang die Spannung V_{EA} als Steuersignal. Ist die Ausgangsspannung niedriger oder höher als erforderlich, reagiert der Regler mit einer entsprechenden Erhöhung oder Absenkung der Steuerspannung. Die Steuerspannung wird dann an beide Komparatoren angelegt, wo sie mit den Sägezahnsignalen V_{Ramp} bzw. V_{Ramp_S} verglichen wird.

Die Sägezahnsignale werden von einem Sägezahngenerator erzeugt, der Signale mit einer langsam steigenden Flanke und einer sehr schnell fallenden Flanke generiert. Die Periode T des Sägezahnsignals wird durch die festgelegte Schaltfrequenz f_s des 3-Level-Abwärtswandlers bestimmt. Die Sägezahnsignale V_{Ramp} und V_{Ramp_S} haben den gleichen Tastgrad, jedoch mit einer Phasenverschiebung von 180° .

Die beide Komparatoren generieren das pulswidenmodulierte Signal V_{pwm} bzw. V_{pwm_S} . Die Abbildungen 2.9 und 2.10 veranschaulichen das Funktionsprinzip, nach dem das PWM-Signal erzeugt wird. Das Sägezahnsignal ist am positiven Eingang des Komparators angeschlossen, während das Steuersignal des Reglers mit dem negativen Eingang des Komparators verbunden ist. Solange das Sägezahnsignal kleiner als das Steuersignal ist, gibt der Komparator eine logische „0“ aus. Sobald die Sägezahnspannung jedoch größer als die Steuerspannung wird, gibt der Komparator eine logische „1“ aus und erzeugt so die Rechtecksignale.

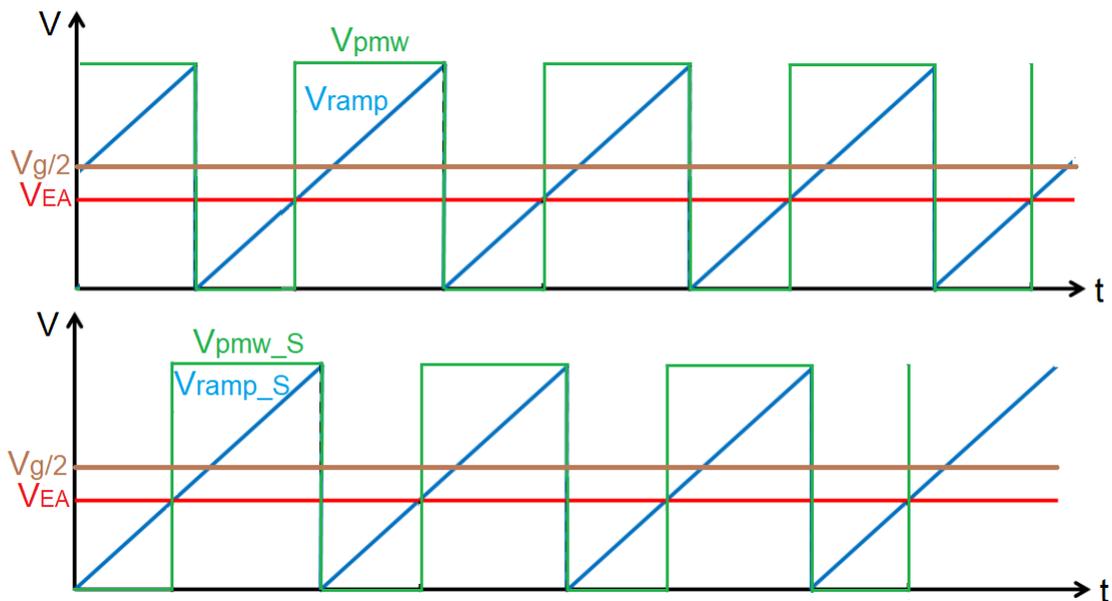


Abb. 2.9: Spannungsverläufe der PWM-Komparatoren für $D < 0,5$

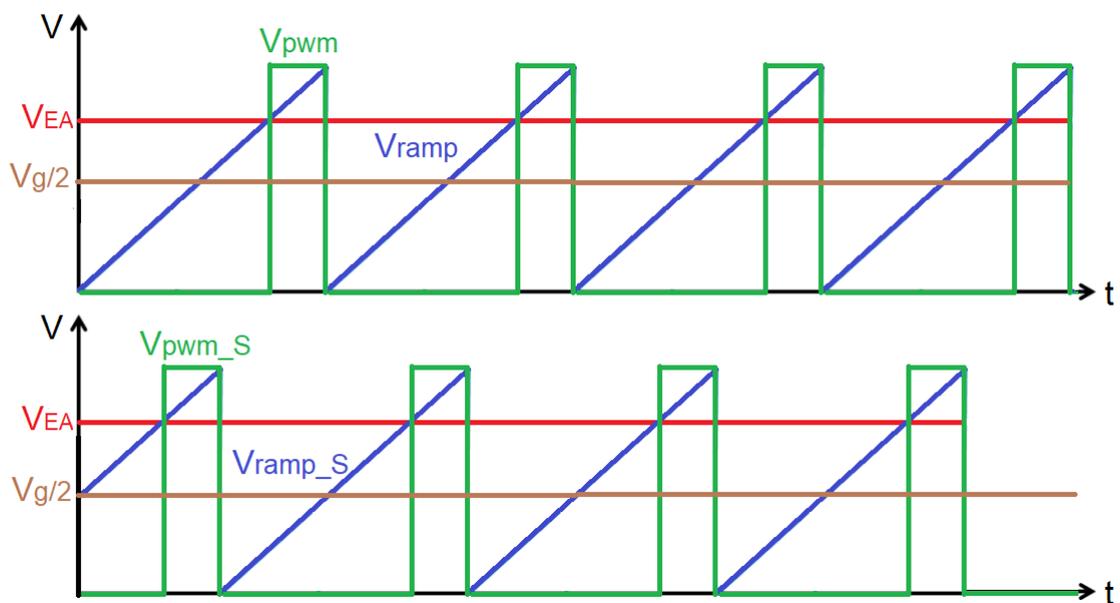


Abb. 2.10: Spannungsverläufe der PWM-Komparatoren für $D > 0,5$

Das pulswidenmodulierte Signal V_{pwm} wird an den Reset-Eingang des ersten RS-Flipflops und V_{pwm_S} an den Reset-Eingang des zweiten RS-Flipflops angelegt. Jede steigende Flanke des PWM-Signals setzt das Schaltsignal am Ausgang des RS-Flipflops zurück. Das Taktsignal V_{clock} des ersten RS-FF-Taktgebers wird an den Set-Eingang des ersten RS-Flipflops und das Taktsignal V_{clock_S} des zweiten RS-FF-Taktgebers an den Set-Eingang des zweiten RS-Flipflops angelegt. Jede steigende Flanke des Taktsignals setzt das Schaltsignal am Ausgang des RS-Flip-

flops. Die Taktsignale V_{clock} und V_{clock_S} besitzen ebenfalls den gleichen Tastgrad, jedoch mit einer Phasenverschiebung von 180° . Die Ausgänge des RS-Flipflops erzeugen beim Setzen und Zurücksetzen zwei Schaltsignale D und D_S , siehe Abbildungen 2.11 und 2.12.

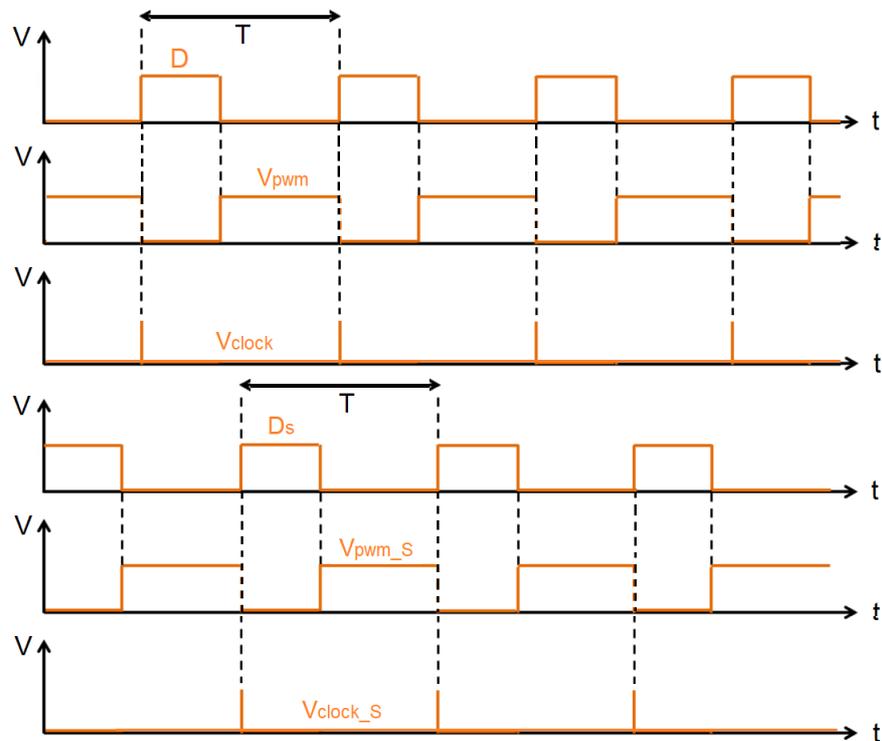


Abb. 2.11: Spannungsverläufe der RS-Flipflops für $D < 0,5$

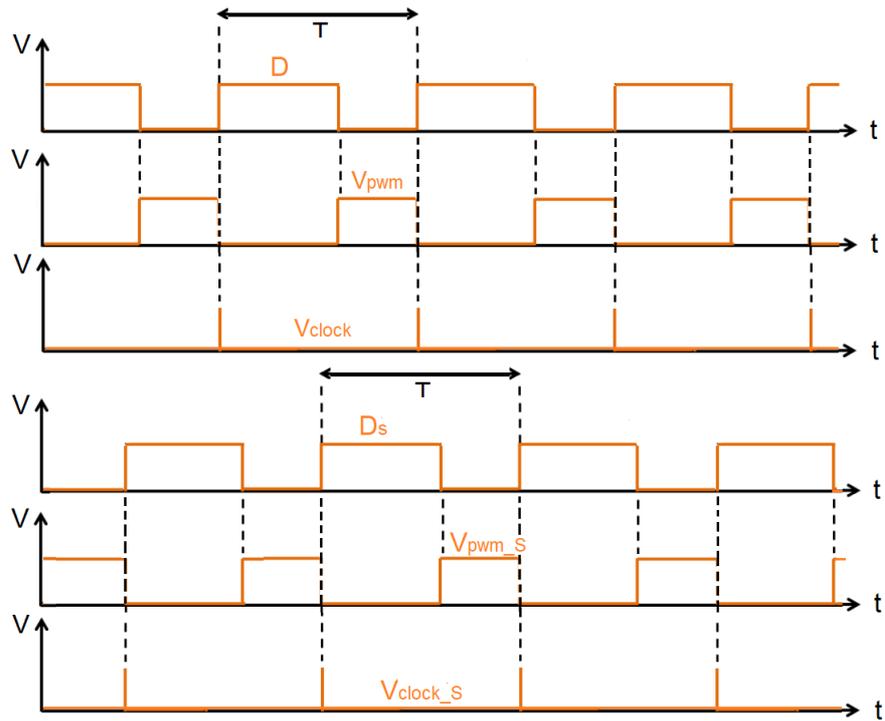


Abb. 2.12: Spannungsverläufe der RS-Flipflops für $D > 0,5$

Abbildung 2.13 zeigt die vollständige Schaltung eines spannungsgesteuerten 3-Level-Abwärtswandlers.

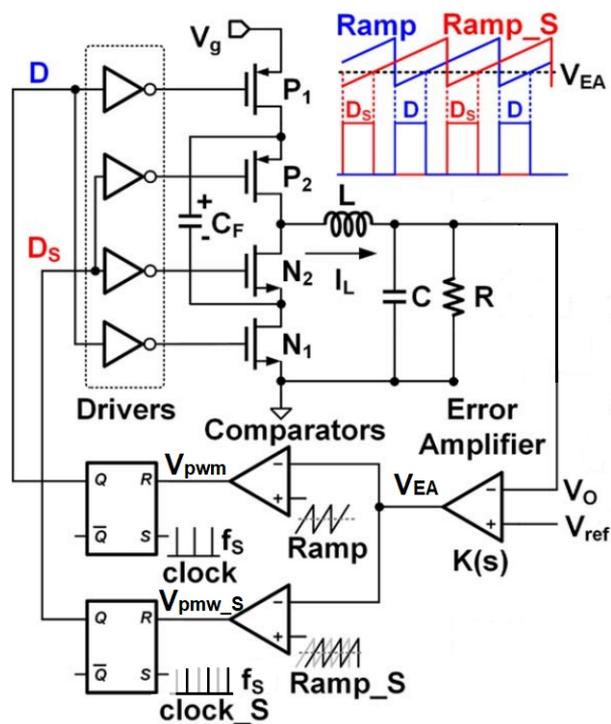


Abb. 2.13: Schaltung eines spannungsgesteuerten 3-Level-Abwärtswandlers [in Anlehnung an 1]

Wie bereits erwähnt, reagiert der Regler, wenn die Ausgangsspannung des Abwärtswandlers niedriger als erforderlich ist, indem er die Steuerspannung erhöht. Infolgedessen wird die logische "0" des Komparators länger gehalten und somit auch die logische "1" der Schaltsignale D oder D_s länger gehalten. Für den Fall 1 ($D < 0,5$) bedeutet dies, dass die Einschaltdauer der Zustände S_1 oder S_3 zunehmen und einen Anstieg der Ausgangsspannung zur Folge haben. Für den zweiten Fall ($D > 0,5$) wird mit einer Verlängerung der Einschaltdauer im Zustand S_4 die Ausgangsspannung ebenfalls angehoben. Ist die Ausgangsspannung des Abwärtswandlers höher als erforderlich, reagiert der Regler mit einer Absenkung der Steuerspannung. Dadurch wird die logische "0" des Komparators kürzer gehalten und somit auch die logische "1" der Schaltsignale D oder D_s . Für den Fall 1 ($D < 0,5$) bedeutet dies, dass die Dauer der Zustände S_1 oder S_3 kürzer wird und die Ausgangsspannung sinkt. Für den Fall 2 ($D > 0,5$) bedeutet dies, dass die Dauer des Zustands S_4 kürzer wird und die Ausgangsspannung ebenfalls sinkt.

2.1.3 LC-Glied

Das LC-Glied besteht aus einer Spule und einem Kondensator. Beide bilden einen Tiefpassfilter zweiter Ordnung. Signale mit niedrigen Frequenzen unterhalb der Grenzfrequenz des LC-Gliedes können annähernd ungeschwächt den LC-Filter passieren. Signale mit höheren Frequenzen werden gedämpft. Im Kontext des 3-Level-Abwärtswandlers führt die Filterwirkung des LC-Gliedes zu einer Mittelwertbildung des Rechtecksignals am Knoten V_x , wobei die hochfrequenten Wechselanteile geglättet und der Mittelwert bzw. der Gleichanteil durch den Tastgrad des Rechtecksignals eingestellt werden kann.

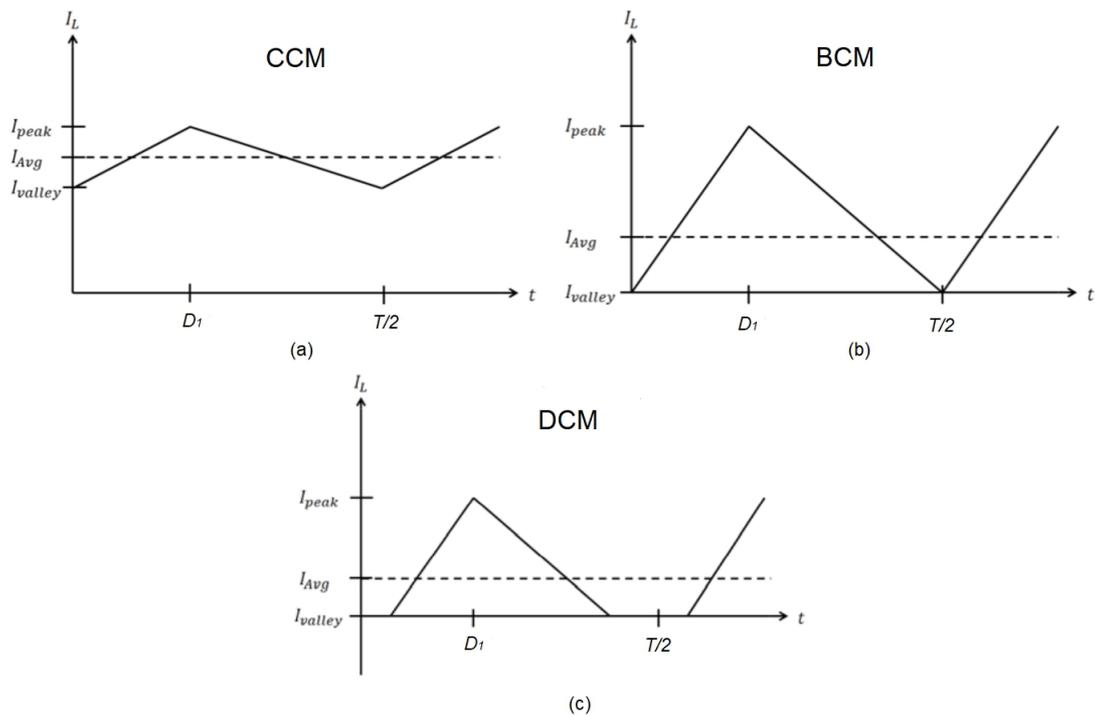


Abb. 2.14: Stromverläufe für CCM, BCM und DCM [in Anlehnung an 5]

Je nachdem, wie das LC-Glied dimensioniert ist oder welche Lasten an den 3-Level-Abwärtsrichter angeschlossen sind, verändert sich der Stromverlauf durch die Spule. Wie in Abbildung 2.14 zu sehen ist, kann der Spulenstrom unterschiedliche Verläufe haben. Der 3-Level-Abwärtsrichter arbeitet im nichtlückenden Betrieb oder auch Continuous Current Mode (CCM), wenn der Strom durch die Spule während des gesamten Zyklus dauerhaft fließt. Wenn der Minimalwert des Stromes genau 0 ist, spricht man vom Boundary Current Mode (BCM). In einigen Fällen ist die von der Last benötigte Energiemenge zu gering. In diesem Fall fällt der Strom durch die Spule während eines Teils der Periode auf Null. Dies geschieht nur, wenn die Spule vollständig entladen ist. Dieser Betrieb wird als stromlückender Betrieb oder auch Discontinuous Current Mode (DCM) bezeichnet. Um den stromlückenden Betrieb für einen 3-Level-Abwärtsrichter zu erreichen, ist eine zusätzliche Schaltung notwendig.

3 Schaltungsanalyse unter idealen Bedingungen

In diesem Kapitel wird ein 3-Level-Abwärtswandler unter idealen Bedingungen detailliert beschrieben. Die Formeln zur Berechnung der Induktivität und Kapazität des LC-Gliedes werden hergeleitet. Es wird auch bewiesen, warum die Spannung am fliegenden Kondensator unter idealen Bedingungen die Hälfte der Eingangsspannung beträgt.

Ideale Bedingungen im Kontext des 3-Level-Abwärtswandlers liegen dann vor, wenn sich keine zeitliche Fehlanpassung der Steuersignale einstellen, keine parasitären Kondensatoren oder äquivalenten Serienwiderstände (ESR) in den Bauteilen vorhanden sind, der Leitungswiderstand der Schalter vernachlässigbar ist und die Spannung über dem fliegenden Kondensator konstant und halb so groß wie die Eingangsspannung V_g ist. Der Induktionsstrom I_L für die Schaltperiode T ist in Abbildung 2.3 dargestellt. Wenn die Spannung V_{CF} die Hälfte der Eingangsspannung V_g beträgt, hat der Spulenstrom in den Schaltphasen D_1 und D_3 bzw. in D_2 und D_4 die gleiche Steigung. Die steigende und die fallende Flanke werden mit m_1 bzw. m_2 bezeichnet. [1]

3.1 Induktivität des LC-Gliedes, Stromwelligkeit und Tastgrad

Die in der Spule gespeicherte Energie wird durch die folgende Formel beschrieben:

$$E = \frac{1}{2} \cdot L \cdot I_L^2 \quad (3)$$

Wobei L die Induktivität der Spule darstellt und I_L dem Stromfluss durch der Spule entspricht. Die in der Spule gespeicherte Energie erhöht oder verringert sich je nach Zustand S_1 , S_2 , S_3 oder S_4 oder Tastverhältnis (Fall 1 ($D < 0,5$) oder Fall 2 ($D > 0,5$)). Abbildung 2.5 zeigt die Schaltungstopologien in jedem der 4 Zustände. Aus der Maschenregel ergibt sich für die Spannung V_L an der Spule der folgende Zusammenhang.

$$V_L = V_x - V_0 \quad (4)$$

In jedem der 4 Zustände werden die Spannung V_x und die Spulenspannung V_L durch die folgenden Formeln beschrieben. Im Zustand S_1 :

$$V_x = V_g - V_{CF} \quad (5)$$

$$V_L = V_g - V_{CF} - V_0 \quad (6)$$

Im Zustand S_2 :

$$V_x = 0 \quad (7)$$

$$V_L = -V_0 \quad (8)$$

Im Zustand S_3 :

$$V_x = V_{CF} \quad (9)$$

$$V_L = V_{CF} - V_0 \quad (10)$$

Im Zustand S_4 :

$$V_x = V_g \quad (11)$$

$$V_L = V_g - V_0 \quad (12)$$

Der Spulenstrom I_L hat einen dreieckförmigen Verlauf. Die Änderung von I_L kann mit Hilfe der folgenden Induktivitätsgleichung berechnet werden.

$$U_L = L \cdot \frac{dI_L}{dt} \quad (13)$$

$$\Delta I = \int \frac{U_L}{L} \cdot dt \quad (14)$$

In allen 4 Zuständen steigt oder sinkt der Strom durch die Spule linear.

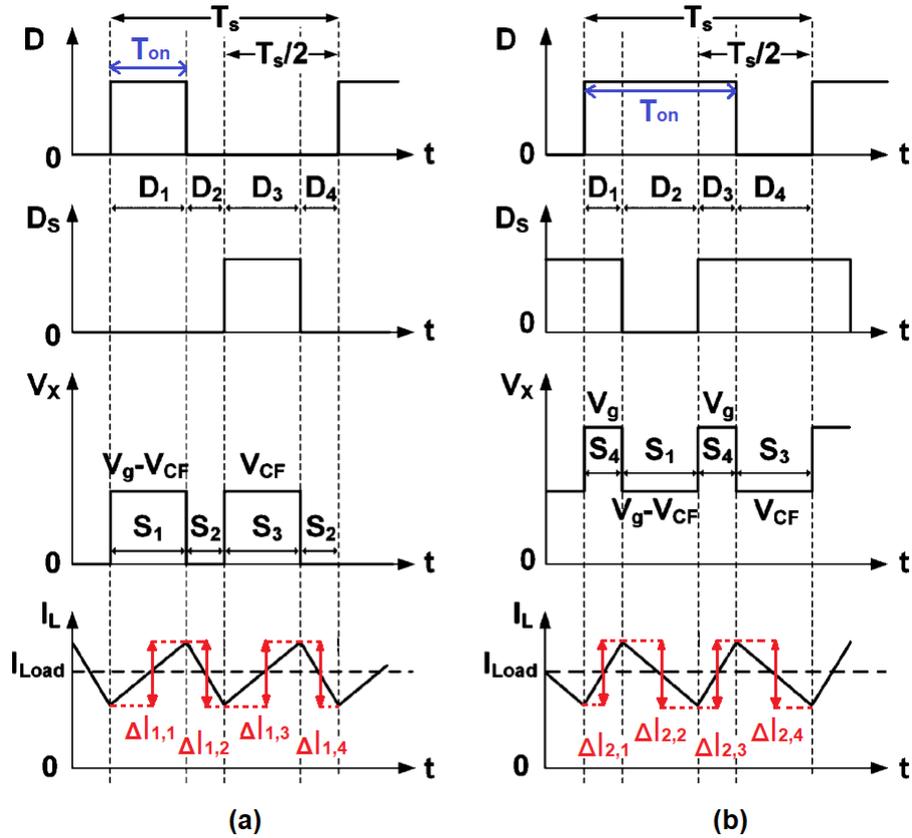


Abb. 3.1: Änderung des Spulenstroms I_L , wenn (a) $D < 0,5$, (b) $D > 0,5$ [in Anlehnung an 1]

Für den Fall 1 ($D < 0,5$) ist die Änderung des Spulenstroms I_L in Abbildung 3.1 (a) dargestellt. Während der Schaltdauer D_1 befindet sich der 3-Level-Abwärtsrichter im Zustand S_1 und die Stromzunahme ist wie folgt definiert:

$$\Delta I_{1,1} = \frac{V_g - V_{CF} - V_0}{L} \cdot D_1 \quad (15)$$

Für die Schaltphase D_2 im Zustand S_2 gilt für die Stromabnahme über die Spule:

$$\Delta I_{1,2} = \frac{-V_0}{L} \cdot D_2 \quad (16)$$

Für die Schaltdauer D_3 im Zustand S_3 ist die Stromzunahme gegeben durch:

$$\Delta I_{1,3} = \frac{V_{CF} - V_0}{L} \cdot D_3 \quad (17)$$

Während der Dauer D_4 befindet sich der 3-Level-Abwärtsrichter wieder im Zu-

stand S_2 und für die Stromzunahme gilt:

$$\Delta I_{1,4} = \frac{-V_0}{L} \cdot D_4 \quad (18)$$

Unter der Annahme, dass der Abwärtswandler im stationären Zustand arbeitet, ist die gespeicherte Energie am Ende eines Zyklus T gleich der Energie zu Beginn des Zyklus. Das bedeutet, dass der Strom I_L bei $t = 0$ und bei $t = T$ gleich ist. Mit Hilfe der Gleichungen (15) bis (18) kann diese Bedingung wie folgt formuliert werden. Für den Fall 1 ($D < 0,5$) gilt:

$$\Delta I_{1,1} + \Delta I_{1,2} + \Delta I_{1,3} + \Delta I_{1,4} = 0 \quad (19)$$

$$\frac{V_g - V_{CF} - V_0}{L} \cdot D_1 - \frac{V_0}{L} \cdot D_2 + \frac{V_{CF} - V_0}{L} \cdot D_3 - \frac{V_0}{L} \cdot D_4 = 0 \quad (20)$$

Unter idealen Bedingungen ist $D_1 = D_3$ und $D_2 = D_4$. Gleichung (20) kann wie folgt geschrieben werden.

$$(V_g - V_{CF} - V_0) \cdot D_1 + (V_{CF} - V_0) \cdot D_1 - 2 \cdot V_0 \cdot D_2 = 0 \quad (21)$$

$$V_g \cdot D_1 - 2 \cdot V_0 \cdot D_1 - 2 \cdot V_0 \cdot D_2 = 0 \quad (22)$$

$$V_g \cdot D_1 - 2 \cdot V_0 \cdot (D_1 + D_2) = 0 \quad (23)$$

Mit

$$(D_1 + D_2) = \frac{T}{2} \quad (24)$$

Gleichung (24) wird in Gleichung (23) eingesetzt.

$$V_g \cdot D_1 = V_0 \cdot T \quad (25)$$

$$V_g \cdot \frac{D_1}{T} = V_0 \quad (26)$$

Das Tastverhältnis D ist definiert als das Verhältnis von T_{on} zu T .

$$D = \frac{T_{on}}{T} \quad (27)$$

Mit $T_{on} = D_1$ für den Fall 1 ($D < 0,5$) gilt:

$$D = \frac{D_1}{T} \quad (28)$$

Gleichung (28) wird in Gleichung (26) eingesetzt.

$$V_g \cdot D = V_0 \quad (29)$$

So erhält man einen Ausdruck für den Tastgrad D .

$$D = \frac{V_0}{V_g} \quad (30)$$

Für den Fall 2 ($D > 0,5$) ist die Änderung des Spulenstroms I_L in Abbildung 3.1 (b) dargestellt. Während der Dauer D_1 befindet sich der 3-Level-Abwärtswandler im Zustand S_4 und die Stromzunahme ist wie folgt definiert:

$$\Delta I_{2,1} = \frac{V_g - V_0}{L} \cdot D_1 \quad (31)$$

Für die Dauer D_2 im Zustand S_1 ist die Stromabsenkung gegeben durch:

$$\Delta I_{2,2} = \frac{V_g - V_{CF} - V_0}{L} \cdot D_2 \quad (32)$$

Während der Dauer D_3 befindet sich der 3-Level-Abwärtswandler wieder im Zustand S_4 und für die Stromzunahme gilt:

$$\Delta I_{2,3} = \frac{V_g - V_0}{L} \cdot D_3 \quad (33)$$

Für die Dauer D_4 im Zustand S_3 gilt für die Stromabsenkung Folgendes:

$$\Delta I_{2,4} = \frac{V_{CF} - V_0}{L} \cdot D_4 \quad (34)$$

Auch für den Fall 2 ($D > 0,5$) kann unter der Annahme, dass der Abwärtswandler im stationären Zustand arbeitet, die folgende Bedingung unter Verwendung der Gleichungen (31) bis (34) formuliert werden.

$$\Delta I_{2,1} + \Delta I_{2,2} + \Delta I_{2,3} + \Delta I_{2,4} = 0 \quad (35)$$

$$\frac{V_g - V_0}{L} \cdot D_1 + \frac{V_g - V_{CF} - V_0}{L} \cdot D_2 + \frac{V_g - V_0}{L} \cdot D_3 + \frac{V_{CF} - V_0}{L} \cdot D_4 = 0 \quad (36)$$

Unter idealen Bedingungen ist $D_1 = D_3$ und $D_2 = D_4$. Gleichung (36) kann wie folgt geschrieben werden:

$$2 \cdot (V_g - V_0) \cdot D_1 + (V_g - V_{CF} - V_0) \cdot D_2 + (V_{CF} - V_0) \cdot D_2 = 0 \quad (37)$$

$$2 \cdot (V_g - V_0) \cdot D_1 + (V_g - 2 \cdot V_0) \cdot D_2 = 0 \quad (38)$$

$$2 \cdot V_g \cdot D_1 - 2 \cdot V_0 \cdot D_1 + V_g \cdot D_2 - 2 \cdot V_0 \cdot D_2 = 0 \quad (39)$$

$$-2 \cdot V_0 \cdot (D_1 + D_2) + V_g \cdot (2 \cdot D_1 + D_2) = 0 \quad (40)$$

Gleichung (24) wird in Gleichung (40) eingesetzt.

$$-V_0 \cdot T + V_g \cdot (2 \cdot D_1 + D_2) = 0 \quad (41)$$

Mit $T_{on} = D_1 + D_2 + D_3 = 2D_1 + D_2$ für den Fall 2 ($D > 0,5$) kann Gleichung (41) wie folgt geschrieben werden:

$$-V_0 \cdot T + V_g \cdot T_{on} = 0 \quad (42)$$

$$V_0 = V_g \cdot \frac{T_{on}}{T} \quad (43)$$

Gleichung (27) wird in Gleichung (43) eingesetzt.

$$V_0 = V_g \cdot D \quad (44)$$

So erhält man einen Ausdruck für den Tastgrad D .

$$D = \frac{V_0}{V_g} \quad (45)$$

Wie aus den Gleichungen (30) und (45) ersichtlich ist, hat der 3-Level-Abwärts-wandler den gleichen Tastgrad wie ein herkömmlicher 2-Level-Abwärts-wandler. Die Gleichungen (15) bis (18) sowie die Gleichungen (31) bis (34) können nach der Induktivität L umgeformt werden. Gleichung (15) wird als Beispiel genommen

und nach L umgeformt.

$$L = \frac{V_g - V_{CF} - V_0}{\Delta I_{1,1}} \cdot D_1 \quad (46)$$

Unter idealen Bedingungen sollte die Spannung V_{CF} die Hälfte der Eingangsspannung V_g betragen.

$$L = \frac{0,5 \cdot V_g - V_0}{\Delta I_{1,1}} \cdot D_1 \quad (47)$$

Gleichung (28) wird nach D_1 gelöst.

$$D_1 = D \cdot T \quad (48)$$

Die Gleichungen (29) und (48) werden in Gleichung (47) eingesetzt.

$$L = \frac{0,5 \cdot V_g - D \cdot V_g}{\Delta I_{1,1}} \cdot D \cdot T \quad (49)$$

$$L = \frac{V_g \cdot (0,5 - D) \cdot D \cdot T}{\Delta I_{1,1}} \quad (50)$$

Nun wird Gleichung (16) als Beispiel genommen und nach L umgeformt.

$$L = \frac{-V_0}{\Delta I_{1,2}} \cdot D_2 \quad (51)$$

mit

$$D_2 = \left(\frac{T}{2} - D_1\right) = T \cdot (0,5 - D) \quad (52)$$

Gleichung (52) wird in Gleichung (51) eingesetzt.

$$L = \frac{-V_0}{\Delta I_{1,2}} \cdot \left(\frac{T}{2} - D_1\right) \quad (53)$$

In Gleichung (53) wird V_0 durch Gleichung (29) und D_1 durch Gleichung (48) ersetzt.

$$L = -\frac{V_g \cdot D \cdot (0,5 \cdot T - D \cdot T)}{\Delta I_{1,2}} \quad (54)$$

$$L = -\frac{V_g \cdot (0,5 - D) \cdot D \cdot T}{\Delta I_{1,2}} \quad (55)$$

Unter idealen Bedingungen, wenn $D_1 = D_3$ und $D_2 = D_4$, gelten die folgenden Gleichungen für die Induktivität L für die Dauer von D_3 bzw. D_4 .

$$L = \frac{V_g \cdot (0,5 - D) \cdot D \cdot T}{\Delta I_{1,3}} \quad (56)$$

$$L = -\frac{V_g \cdot (0,5 - D) \cdot D \cdot T}{\Delta I_{1,4}} \quad (57)$$

Aus den Gleichungen (50), (55), (56) und (57) ist ersichtlich, dass die Änderung des Spulenstroms ΔI_L in Fall 1 ($D < 0,5$) für die Dauer von D_1 , D_2 , D_3 und D_4 wie folgt bestimmt werden kann.

$$\Delta I_L = \Delta I_{1,1} = -\Delta I_{1,2} = \Delta I_{1,3} = -\Delta I_{1,4} \quad (58)$$

Die Induktivität L in Fall 1 ($D < 0,5$) kann also nach der folgenden Formel berechnet werden.

$$L = \frac{V_g \cdot (0,5 - D) \cdot D \cdot T}{\Delta I_L} \quad (59)$$

Nun wird Gleichung (31) als Beispiel genommen und nach L umgeformt.

$$L = \frac{V_g - V_0}{\Delta I_{2,1}} \cdot D_1 \quad (60)$$

Für die Periode D_1 in Fall 2 ($D > 0,5$) gilt:

$$D_1 = T_{on} - \frac{T}{2} \quad (61)$$

Gleichung (27) wird nach T_{on} gelöst.

$$T_{on} = D \cdot T \quad (62)$$

Gleichung (62) wird in Gleichung (61) eingesetzt.

$$D_1 = T \cdot (D - 0,5) \quad (63)$$

In Gleichung (60) wird V_0 durch Gleichung (44) und D_1 durch Gleichung (63) ersetzt.

$$L = \frac{V_g - V_g \cdot D}{\Delta I_{2,1}} \cdot T \cdot (D - 0,5) \quad (64)$$

$$L = \frac{V_g \cdot T}{\Delta I_{2,1}} \cdot (1 - D) \cdot (D - 0,5) \quad (65)$$

$$L = \frac{V_g \cdot (-D^2 + 1,5 \cdot D - 0,5) \cdot T}{\Delta I_{2,1}} \quad (66)$$

Nun wird Gleichung (32) als Beispiel genommen und nach L umgeformt.

$$L = \frac{V_g - V_{CF} - V_0}{\Delta I_{2,2}} \cdot D_2 \quad (67)$$

Unter idealen Bedingungen sollte die Spannung V_{CF} die Hälfte der Eingangsspannung V_g betragen.

$$L = \frac{0,5 \cdot V_g - V_0}{\Delta I_{2,2}} \cdot D_2 \quad (68)$$

Für die Periode D_2 in Fall 2 ($D > 0,5$) gilt:

$$D_2 = T_{on} - D_1 - D_3 \quad (69)$$

Unter idealen Bedingungen, wenn $D_1 = D_3$ gilt:

$$D_2 = T_{on} - 2 \cdot D_1 \quad (70)$$

In Gleichung (70) wird T_{on} durch Gleichung (62) und D_1 durch Gleichung (63) ersetzt.

$$D_2 = D \cdot T - 2 \cdot T \cdot (D - 0,5) \quad (71)$$

$$D_2 = T \cdot (1 - D) \quad (72)$$

In Gleichung (68) wird V_o durch Gleichung (44) und D_2 durch Gleichung (72) ersetzt.

$$L = \frac{0,5 \cdot V_g - V_g \cdot D}{\Delta I_{2,2}} \cdot T \cdot (1 - D) \quad (73)$$

$$L = -\frac{V_g \cdot (-D^2 + 1,5 \cdot D - 0,5) \cdot T}{\Delta I_{2,2}} \quad (74)$$

Unter idealen Bedingungen, wenn $D_1 = D_3$ und $D_2 = D_4$, gelten die folgenden Gleichungen für die Induktivität L für die Dauer von D_3 bzw. D_4 .

$$L = \frac{V_g \cdot (-D^2 + 1,5 \cdot D - 0,5) \cdot T}{\Delta I_{2,3}} \quad (75)$$

$$L = -\frac{V_g \cdot (-D^2 + 1,5 \cdot D - 0,5) \cdot T}{\Delta I_{2,4}} \quad (76)$$

Aus den Gleichungen (66), (74), (75) und (76) ist ersichtlich, dass die Änderung des Spulenstroms ΔI_L in Fall 2 ($D > 0,5$) für die Dauer von D_1 , D_2 , D_3 und D_4 wie folgt bestimmt werden kann.

$$\Delta I_L = \Delta I_{2,1} = -\Delta I_{2,2} = \Delta I_{2,3} = -\Delta I_{2,4} \quad (77)$$

Die Induktivität L in Fall 2 ($D > 0,5$) kann also nach der folgenden Formel berechnet werden.

$$L = \frac{V_g \cdot (-D^2 + 1,5 \cdot D - 0,5) \cdot T}{\Delta I_L} \quad (78)$$

Die Stromwelligkeit ΔI_L ist lastunabhängig und wird z.B. für den 2-Level-Abwärts-wandler normalerweise auf 30 % des durchschnittlichen Laststromes I_o angesetzt.

$$\Delta I_L = 30 \% \cdot I_o \quad (79)$$

Wenn die Stromwelligkeit zu groß gewählt wird, nämlich wenn $\Delta I_L = 2 \cdot I_o$, nimmt der Spulenstrom I_L in jeder Periode ein negatives Vorzeichen an.

Die Induktivität L für einen 2-Level-Abwärts-wandler wird nach der folgenden Formel berechnet.

$$L_{2\text{LVL}} = \frac{V_g \cdot (1 - D) \cdot D \cdot T}{\Delta I_L} \quad (80)$$

Tabelle 3.1 zeigt die Induktivität eines 3-Level und eines 2-Level-Abwärtswandlers in Abhängigkeit vom Tastgrad D bei einer Eingangsspannung V_g von 3 V, einer Schaltfrequenz f_s von 4 MHz und einer Induktionsstromwelligkeit ΔI_L von 120 mA.

D	L_{3LVL}	L_{2LVL}
0,1	250 nH	563 nH
0,2	375 nH	1 uH
0,3	375 nH	1,3 uH
0,4	250 nH	1,5 uH
0,6	250 nH	1,5 uH
0,7	375 nH	1,3 uH
0,8	375 nH	1 uH
0,9	250 nH	563 nH

Tabelle 3.1: Induktivität eines 3-Level und eines 2-Level-Abwärtswandlers in Abhängigkeit vom Tastgrad D bei $V_g = 3$ V, $f_s = 4$ MHz und $\Delta I_L = 120$ mA

Tabelle 3.1 zeigt, dass bei einer gegebenen Stromwelligkeit ΔI_L die Induktivität L für einen 3-Level-Abwärtswandler im Vergleich zu einem konventionellen Abwärts-wandler reduziert werden kann.

Die Ergebnisse aus Tabelle 3.1 sind in Abbildung 3.2 als Diagramm dargestellt.

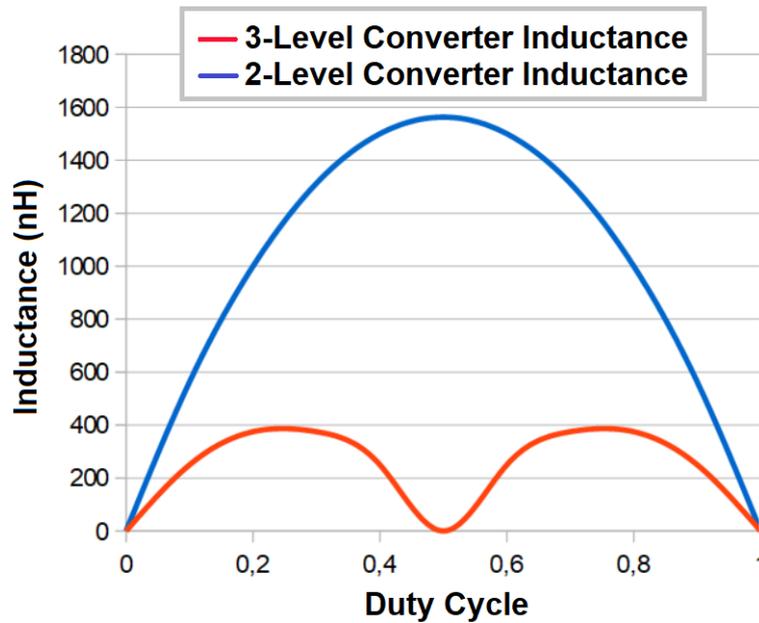


Abb. 3.2: Induktivität eines 3-Level und eines 2-Level-Abwärtswandlers in Abhängigkeit vom Tastgrad D bei $V_g = 3\text{ V}$, $f_s = 4\text{ MHz}$ und $\Delta I_L = 120\text{ mA}$

3.2 Kapazität des LC-Gliedes und Ausgangsspannungswelligkeit

Der Kondensator ist parallel zum Lastwiderstand geschaltet, so dass die Spannungswelligkeit am Kondensator und an der Last identisch sind. Der Kondensator muss so gewählt werden, dass die Welligkeit mit den Entwurfszielen übereinstimmt.

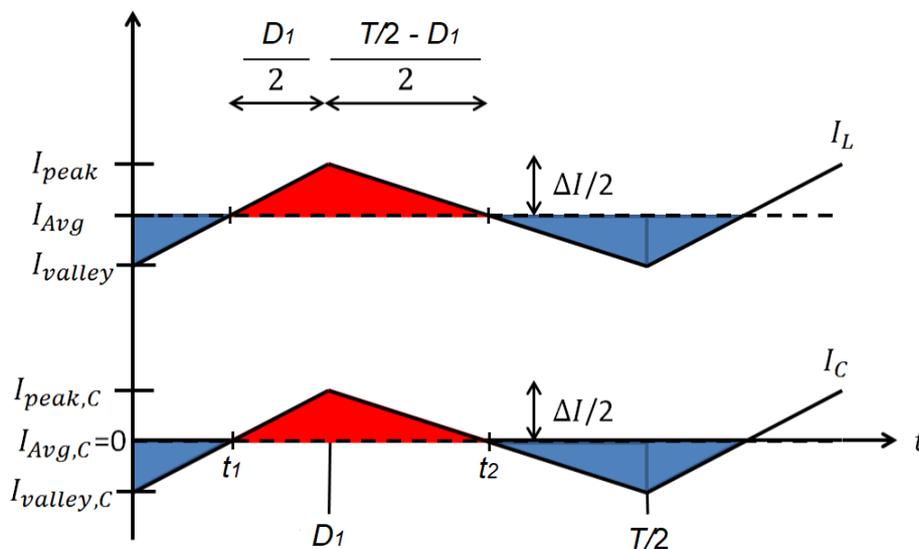


Abb. 3.3: Stromverlauf durch Spule und Kondensator [in Anlehnung an 5]

Abbildung 3.3 zeigt den Stromverlauf durch die Spule und den Kondensator. I_{avg} entspricht dabei dem durchschnittlichen Spulenstrom I_L bzw. dem Laststrom I_0 .

$$I_{avg} = I_{valley} + \frac{1}{2} \cdot \Delta I = I_0 \quad (81)$$

Solange der Strom durch die Spule kleiner als der Laststrom ist, wird die Last von der im Kondensator gespeicherten Ladung versorgt. Die blauen Flächen entsprechen diesen Ladungen. Wenn der Spulenstrom größer als der Laststrom ist, wird der Kondensator aufgeladen. Dies entspricht der roten Fläche in Abbildung 3.3. Im eingeschwungenen Zustand ist die dem Kondensator zugeführte Ladung gleich der entnommenen Ladung. Die Ladung kann durch die folgende Gleichung beschrieben werden.

$$Q = \int I(t) \cdot dt \quad (82)$$

Mit Gleichung (82) kann die Ladung berechnet werden, die der roten oder blauen Fläche in Abbildung 3.3 entspricht. Für die Ladung, die während der halben Schaltperiode auf den Kondensator gebracht wird (rote Fläche), ergibt sich die folgende Gleichung:

$$\Delta Q = \int_{t_1}^{t_2} I_c(t) \cdot dt \quad (83)$$

$$\Delta Q = \frac{1}{2} \cdot \frac{\Delta I}{2} \cdot \frac{D_1}{2} + \frac{1}{2} \cdot \frac{\Delta I}{2} \cdot \frac{0,5 \cdot T - D_1}{2} \quad (84)$$

$$\Delta Q = \frac{1}{2} \cdot \frac{\Delta I}{2} \cdot \left(\frac{D_1}{2} + \frac{0,5 \cdot T - D_1}{2} \right) \quad (85)$$

$$\Delta Q = \frac{1}{2} \cdot \frac{\Delta I}{2} \cdot \frac{0,5 \cdot T}{2} \quad (86)$$

$$\Delta Q = \frac{\Delta I \cdot T}{16} \quad (87)$$

Bei einer gewünschten Spannungswelligkeit ΔV_C kann mit Hilfe des Zusammenhangs zwischen Spannung und Ladung am Kondensator der folgende Ausdruck für die Kapazität ermittelt werden.

$$\Delta Q = C \cdot \Delta V_C \quad (88)$$

$$C = \frac{\Delta I \cdot T}{16 \cdot \Delta V_C} \quad (89)$$

$$C = \frac{\Delta I}{16 \cdot \Delta V_C \cdot f} \quad (90)$$

Die Kapazität C für einen 2-Level-Abwärtswandler wird nach der folgenden Formel berechnet.

$$C_{2LVL} = \frac{\Delta I}{8 \cdot \Delta V_C \cdot f} \quad (91)$$

Unter sonst gleichen Bedingungen reduziert ein N-Level-Abwärtswandler die Anforderungen an den Ausgangskondensator. Wenn beispielsweise ΔV_C und die Schaltfrequenz konstant bleiben, kann die Ausgangskapazität C für einen N-Level-Abwärtswandler im Vergleich zu einem 2-Level-Abwärtswandler wie folgt reduziert werden [3].

$$\frac{C_{NLVL}}{C_{2LVL}} = \frac{1}{(N-1)} \quad (92)$$

Für einen 3-Level-Abwärtswandler bedeutet dies, dass der Ausgangskondensator C um den Faktor 2 reduziert werden kann.

$$\frac{C_{3LVL}}{C_{2LVL}} = \frac{1}{3-1} = \frac{1}{2} \quad (93)$$

Die Spannungswelligkeit ΔV_C am Ausgangskondensator C kann wie folgt bestimmt werden.

$$\Delta V_C = \frac{\Delta I}{16 \cdot C \cdot f} \quad (94)$$

Die Spannungswelligkeit ΔV_C nach Gleichung (94) gilt nur für einen idealen Kondensator. Die Spannungswelligkeit ΔV_o am Ausgang ist gleich die Spannungswelligkeit ΔV_C am Ausgangskondensator.

$$\Delta V_o = \Delta V_C \quad (95)$$

Die Stromwelligkeit ΔI_C am Ausgangskondensator C ist gleich der Stromwelligkeit ΔI_L an der Spule L .

$$\Delta I_C = \Delta I_L = \Delta I \quad (96)$$

Unter Verwendung der Gleichungen (59), (94), (95) und (96) kann die Ausgangsspannungswelligkeit ΔV_o für Fall 1 ($D < 0,5$) wie folgt bestimmt werden.

$$\Delta V_o = \frac{V_g \cdot (0,5 - D) \cdot D \cdot T^2}{16 \cdot C \cdot L} \quad (97)$$

Unter Verwendung der Gleichungen (78), (94), (95) und (96) kann die Ausgangsspannungswelligkeit ΔV_o für Fall 2 ($D > 0,5$) durch folgende Formel bestimmt werden.

$$\Delta V_o = \frac{V_g \cdot (-D^2 + 1,5 \cdot D - 0,5) \cdot D \cdot T^2}{16 \cdot C \cdot L} \quad (98)$$

Ein Vergleich der Ausgangsspannungswelligkeit als Funktion des Tastgrades zwischen 2-Level- und 3-Level-Abwärtswandlern unter den gleichen Bedingungen mit demselben LC-Element ist in Abbildung 3.4 dargestellt.

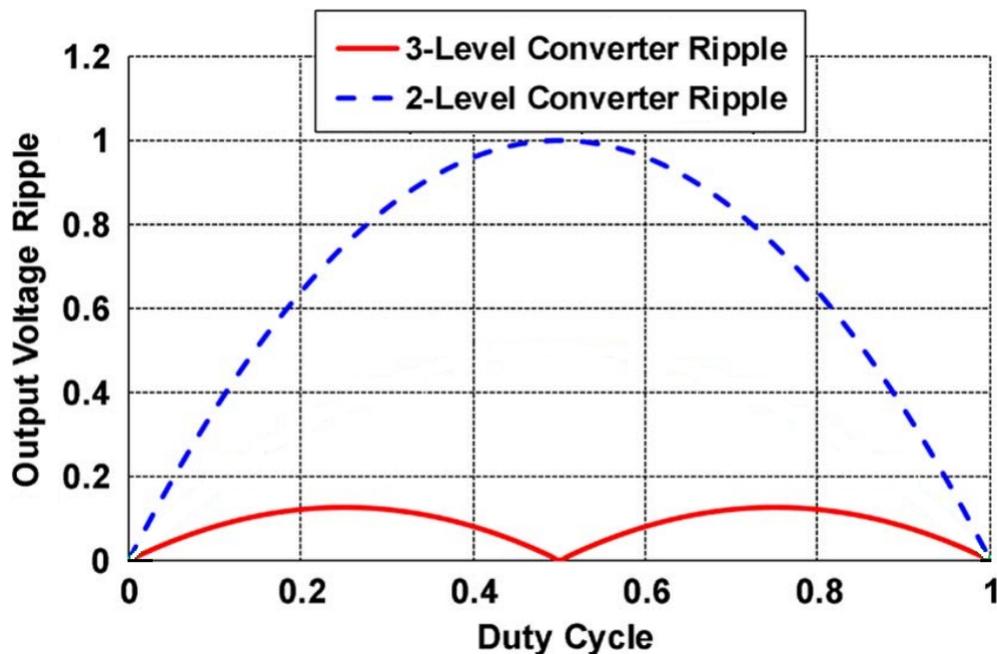


Abb. 3.4: Vergleich der Ausgangsspannungswelligkeit zwischen 2-Level- und 3-Level-Abwärtswandlern [in Anlehnung an 1]

Wie aus Abbildung 3.4 ersichtlich ist, hat ein 3-Level-Abwärtswandler mit einem identischen LC-Element eine wesentlich geringere Ausgangsspannungswelligkeit als ein 2-Level-Abwärtswandler.

3.3 Spannung am fliegenden Kondensator

In diesem Kapitel wird gezeigt, warum die Spannung V_{CF} am fliegenden Kondensator C_F unter idealen Bedingungen die Hälfte der Eingangsspannung V_g beträgt. Aus Gleichung (58) für Fall 1 ($D < 0,5$) ist ersichtlich, dass die Änderung des Spulenstroms ΔI_L für die Schaltzeiten D_1 und D_2 gleich ist. Gleichung (58) kann wie folgt geschrieben werden.

$$\Delta I_L = \Delta I_{1,1} = -\Delta I_{1,2} \quad (99)$$

Die Gleichungen (15) und (16) werden in Gleichung (99) eingesetzt.

$$\frac{V_g - V_{CF} - V_0}{L} \cdot D_1 = \frac{V_0}{L} \cdot D_2 \quad (100)$$

$$(V_g - V_{CF} - V_0) \cdot D_1 - V_0 \cdot D_2 = 0 \quad (101)$$

$$(V_g - V_{CF}) \cdot D_1 - V_0 \cdot (D_1 + D_2) = 0 \quad (102)$$

Für $(D_1 + D_2)$ wird Gleichung (24) und für D_1 Gleichung (48) in Gleichung (102) eingesetzt.

$$(V_g - V_{CF}) \cdot D \cdot T - V_0 \cdot \frac{T}{2} = 0 \quad (103)$$

$$(V_g - V_{CF}) \cdot D = \frac{V_0}{2} \quad (104)$$

Aus Gleichung (58) für Fall 1 ($D < 0,5$) ist ersichtlich, dass die Änderung des Spulenstroms ΔI_L für die Schaltzeiten D_3 und D_4 gleich ist. Gleichung (58) kann wie folgt geschrieben werden.

$$\Delta I_L = \Delta I_{1,3} = -\Delta I_{1,4} \quad (105)$$

Die Gleichungen (17) und (18) werden in Gleichung (105) eingesetzt.

$$\frac{V_{CF} - V_0}{L} \cdot D_3 = \frac{V_0}{L} \cdot D_4 \quad (106)$$

Unter idealen Bedingungen ist $D_1 = D_3$ und $D_2 = D_4$.

$$\frac{V_{CF} - V_0}{L} \cdot D_1 = \frac{V_0}{L} \cdot D_2 \quad (107)$$

$$(V_{CF} - V_0) \cdot D_1 - V_0 \cdot D_2 = 0 \quad (108)$$

$$V_{CF} \cdot D_1 - V_0 \cdot (D_1 + D_2) = 0 \quad (109)$$

Für $(D_1 + D_2)$ wird Gleichung (24) und für D_1 Gleichung (48) in Gleichung (109) eingesetzt.

$$V_{CF} \cdot D \cdot T - V_0 \cdot \frac{T}{2} = 0 \quad (110)$$

$$V_{CF} \cdot D = \frac{V_0}{2} \quad (111)$$

Für $V_0/2$ wird Gleichung (111) in Gleichung (104) eingesetzt.

$$(V_g - V_{CF}) \cdot D = V_{CF} \cdot D \quad (112)$$

$$V_{CF} = \frac{1}{2} \cdot V_g \quad (113)$$

Gleichung (113) zeigt, dass die Spannung V_{CF} am fliegenden Kondensator C_F für Fall 1 ($D < 0,5$) die Hälfte der Eingangsspannung V_g beträgt.

Nun wird die Spannung V_{CF} am fliegenden Kondensator C_F für Fall 2 ($D > 0,5$) ermittelt. Aus Gleichung (77) ist ersichtlich, dass die Änderung des Spulenstroms ΔI_L für die Schaltphasen D_1 und D_2 gleich ist. Gleichung (77) kann wie folgt geschrieben werden.

$$\Delta I_L = \Delta I_{2,1} = -\Delta I_{2,2} \quad (114)$$

Die Gleichungen (31) und (32) werden in Gleichung (114) eingesetzt.

$$\frac{V_g - V_0}{L} \cdot D_1 = -\frac{V_g - V_{CF} - V_0}{L} \cdot D_2 \quad (115)$$

$$(V_g - V_0) \cdot D_1 = -(V_g - V_{CF} - V_0) \cdot D_2 \quad (116)$$

Setzt man Gleichung (63) in Gleichung (52) ein, so lässt sich D_2 wie folgt berechnen.

$$D_2 = \frac{T}{2} - T \cdot (D - 0,5) \quad (117)$$

$$D_2 = T \cdot (1 - D) \quad (118)$$

In Gleichung (116) wird D_1 durch Gleichung (63) und D_2 durch Gleichung (118) ersetzt.

$$(V_g - V_0) \cdot T \cdot (D - 0,5) = -(V_g - V_{CF} - V_0) \cdot T \cdot (1 - D) \quad (119)$$

$$V_g \cdot D - 0,5 \cdot V_g - V_0 \cdot D + 0,5 \cdot V_0 = -V_g + V_{CF} + V_0 + V_g \cdot D - V_{CF} \cdot D - V_0 \cdot D \quad (120)$$

$$0,5 \cdot V_g - 0,5 \cdot V_0 - V_{CF} + V_{CF} \cdot D = 0 \quad (121)$$

$$V_{CF} \cdot (1 - D) - 0,5 \cdot V_g = -0,5 \cdot V_0 \quad (122)$$

Aus Gleichung (77) ist ersichtlich, dass die Änderung des Spulenstroms ΔI_L für die Schaltzeiten D_3 und D_4 gleich ist. Gleichung (77) kann wie folgt geschrieben werden.

$$\Delta I_L = \Delta I_{2,3} = -\Delta I_{2,4} \quad (123)$$

Die Gleichungen (33) und (34) werden in Gleichung (123) eingesetzt.

$$\frac{V_g - V_0}{L} \cdot D_3 = -\frac{V_{CF} - V_0}{L} \cdot D_4 \quad (124)$$

Unter idealen Bedingungen ist $D_1 = D_3$ und $D_2 = D_4$.

$$\frac{V_g - V_0}{L} \cdot D_1 = -\frac{V_{CF} - V_0}{L} \cdot D_2 \quad (125)$$

$$(V_g - V_0) \cdot D_1 = -(V_{CF} - V_0) \cdot D_2 \quad (126)$$

In Gleichung (126) wird D_1 durch Gleichung (63) und D_2 durch Gleichung (118) ersetzt.

$$(V_g - V_0) \cdot T \cdot (D - 0,5) = -(V_{CF} - V_0) \cdot T \cdot (1 - D) \quad (127)$$

$$V_g \cdot D - 0,5 \cdot V_g - V_0 \cdot D + 0,5 \cdot V_0 = -V_{CF} + V_{CF} \cdot D + V_0 - V_0 \cdot D \quad (128)$$

$$V_g \cdot D - 0,5 \cdot V_g - 0,5 \cdot V_0 + V_{CF} - V_{CF} \cdot D = 0 \quad (129)$$

$$-V_{CF} \cdot (1 - D) - V_g \cdot (D - 0,5) = -0,5 \cdot V_0 \quad (130)$$

Für $-V_0/2$ wird Gleichung (130) in Gleichung (122) eingesetzt.

$$V_{CF} \cdot (1 - D) - 0,5 \cdot V_g = -V_{CF} \cdot (1 - D) - V_g \cdot (D - 0,5) \quad (131)$$

$$V_{CF} \cdot (1 - D) + V_{CF} \cdot (1 - D) = 0,5 \cdot V_g - V_g \cdot (D - 0,5) \quad (132)$$

$$2 \cdot V_{CF} \cdot (1 - D) = V_g \cdot (1 - D) \quad (133)$$

$$V_{CF} = \frac{1}{2} \cdot V_g \quad (134)$$

Gleichung (134) zeigt auch, dass die Spannung V_{CF} am fliegenden Kondensator C_F für Fall 2 ($D > 0,5$) die Hälfte der Eingangsspannung V_g beträgt. Daher kann festgehalten werden, dass die Spannung V_{CF} am fliegenden Kondensator C_F unter idealen Bedingungen immer die Hälfte der Eingangsspannung V_g beträgt, unabhängig vom Tastgrad.

3.4 Spannungswelligkeit am fliegenden Kondensator

Der Spulenstrom I_L zusammen mit der Spannung V_{CF} am fliegenden Kondensator ist in Abbildung 2.3 dargestellt. Der Kondensator C_F wird im Zustand S_1 geladen und im Zustand S_3 entladen. Die allgemeine Beziehung zwischen Strom, Spannung und Kapazität ist wie folgt definiert.

$$i(t) = \frac{dq(t)}{dt} = C \cdot \frac{dv(t)}{dt} \quad (135)$$

$$v(t) = \frac{1}{C} \cdot \int i(t) \cdot dt \quad (136)$$

Die Änderung der Spannung V_{CF} wird folgendermaßen berechnet.

$$V_{CF}(t) = \frac{1}{C_F} \cdot \int I_L(t) \cdot dt \quad (137)$$

Der Mittelwert von I_L entspricht dem Laststrom I_0 . In Fall 1 wird die Änderung der Spannung V_{CF} für die Schaltphase D_1 folgendermaßen berechnet.

$$\Delta V_{CF,1} = \frac{1}{C_F} \cdot I_0 \cdot D_1 \quad (138)$$

Und für die Schaltphase D_3 :

$$\Delta V_{CF,3} = -\frac{1}{C_F} \cdot I_0 \cdot D_3 \quad (139)$$

Für Fall 1 gilt unter idealen Bedingungen für die Änderung der Spannung V_{CF} die folgende Formel.

$$\Delta V_{CF} = \Delta V_{CF,1} = -\Delta V_{CF,3} \quad (140)$$

Wenn Gleichung (48) in Gleichung (138) für D_1 eingesetzt wird, kann die Spannungswelligkeit am fliegenden Kondensator C_F für Fall 1 ($D < 0,5$) wie folgt bestimmt werden.

$$\Delta V_{CF} = \frac{I_0 \cdot D \cdot T}{C_F} \quad (141)$$

In Fall 2 wird die Änderung der Spannung V_{CF} für die Schaltdauer D_2 wie folgt berechnet.

$$\Delta V_{CF,4} = \frac{1}{C_F} \cdot I_0 \cdot D_2 \quad (142)$$

Und für die Schaltdauer D_4 :

$$\Delta V_{CF,4} = -\frac{1}{C_F} \cdot I_0 \cdot D_4 \quad (143)$$

Für Fall 2 gilt unter idealen Bedingungen für die Änderung der Spannung V_{CF} die folgende Formel.

$$\Delta V_{CF} = \Delta V_{CF,2} = -\Delta V_{CF,4} \quad (144)$$

Setzt man Gleichung (72) in Gleichung (142) für D_2 ein, so kann die Spannungswelligkeit am fliegenden Kondensator C_F für Fall 2 ($D > 0,5$) wie folgt berechnet werden.

$$\Delta V_{CF} = \frac{I_0 \cdot (1 - D) \cdot T}{C_F} \quad (145)$$

Die Spannungswelligkeit am fliegenden Kondensator steigt mit dem Laststrom und sinkt mit der Schaltfrequenz. In Fall 1 ist die Spannungswelligkeit ΔV_{CF} umso größer, je größer D ist. In Fall 2 ist die Spannungswelligkeit ΔV_{CF} umso größer, je kleiner D ist.

In Abschnitt 4.3 wird erklärt, wie groß der fliegende Kondensator dimensioniert werden sollte.

3.5 Ideale Übertragungsfunktion des 3-Level-Abwärtswandlers

In [1] wird vorgeschlagen, die Übertragungsfunktion des 3-Level-Abwärtswandlers in 2 Teile zu unterteilen. Der erste Teil ist definiert als die Übertragungsfunktion vom Ausgang des Reglers (EA) zur Ausgangsspannung V_o , der zweite Teil ist definiert als die Übertragungsfunktion von der Ausgangsspannung V_o zum Ausgang des Reglers (EA). Der zweite Teil wird als die Übertragungsfunktion $G(s)$ des Reglers oder PID-Kompensators bezeichnet und muss so ausgelegt werden, dass eine ausreichende Phasenreserve für die gesamte Regelstrecke erreicht wird. Der erste Teil der Übertragungsfunktion für Fall 1 ($D < 0,5$) und Fall 2 ($D > 0,5$) wird mit der SSA-Methode ermittelt. In beiden Fällen sieht die Übertragungsfunktion für einen idealen 3-Level-Abwärtswandler wie folgt aus.

$$T_{3LVL}(s) = G_{3LVL}(s) \cdot \frac{V_g}{V_m} \cdot \frac{1}{1 + s \cdot \frac{L}{R} + s^2 \cdot L \cdot C} \quad (146)$$

Dabei ist V_m die Höhe des Sägezahnsignals. Die ideale Übertragungsfunktion des 3-Level-Abwärtswandlers wird nun mit der idealen Übertragungsfunktion des 2-Level-Abwärtswandlers verglichen.

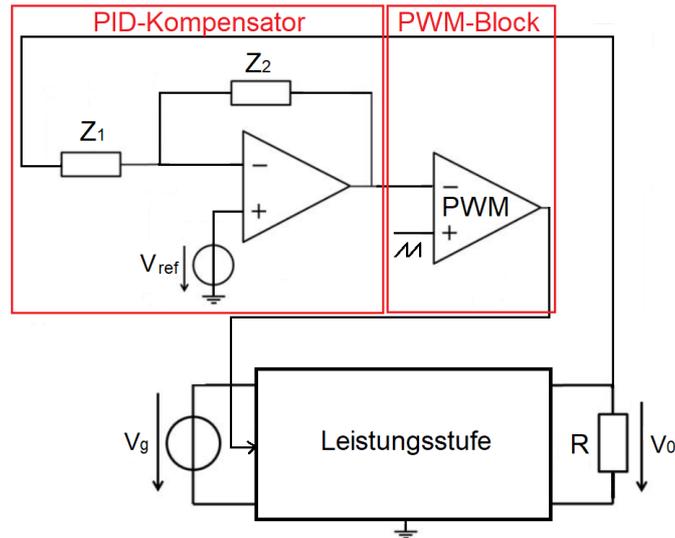


Abb. 3.5: Funktionsblöcke des 2-Level-Abwärtswandlers

In [6] wird ein Mittelwertbildungsprozess vorgeschlagen, um die Übertragungsfunktion eines 2-Level-Abwärtswandlers zu erhalten. Zu diesem Zweck wird der 2-Level-Abwärtswandler in drei Funktionsblöcke unterteilt: die Leistungsstufe, den PWM-Block und den PID-Kompensator. Abbildung 3.5 zeigt den allgemeinen Aufbau des 2-Level-Abwärtswandlers, der in drei Funktionsblöcke unterteilt ist.

Da der PID-Kompensator für einen 2-Level-Abwärtswandler und für einen 3-Level-Abwärtswandler identisch aufgebaut sind, ist die Übertragungsfunktion $G(s)$ für beide Abwärtswandler ebenfalls identisch und wird in Kapitel 5 hergeleitet.

Die Übertragungsfunktion des PWM-Blocks wird als PWM-Verstärkung F_m bezeichnet und ist durch den Kehrwert der Höhe des Sägezahnsignals gegeben.

$$F_m = \frac{1}{V_m} \quad (147)$$

Die ideale Übertragungsfunktion für die Leistungsstufe oder die so genannte Tastgrad-zu-Ausgang Übertragungsfunktion sieht wie folgt aus.

$$G_{vd,ideal,2LVL}(s) = \frac{V_g \cdot D}{D} \cdot \frac{\frac{1}{s \cdot C} \parallel R}{s \cdot L + \frac{1}{s \cdot C} \parallel R} \quad (148)$$

Nach [6, S. 231] hat die ideale Tastgrad-zu-Ausgang Übertragungsfunktion folgen-

de Form:

$$G_{vd,ideal,2LVL}(s) = \frac{V_g}{1 + \frac{s}{Q \cdot \omega_0} + \frac{s^2}{\omega_0^2}} \quad (149)$$

Q ist wie folgt definiert:

$$Q = R \cdot \sqrt{\frac{C}{L}} \quad (150)$$

Die Grenzkreisfrequenz ω_0 des LC-Gliedes kann dabei wie folgt aus der Induktivität L und der Kapazität C berechnet werden:

$$\omega_0 = \frac{1}{\sqrt{L \cdot C}} \quad (151)$$

Die Gleichungen (150) und (151) werden in Gleichung (149) eingesetzt.

$$G_{vd,ideal,2LVL}(s) = \frac{V_g}{1 + \frac{s}{R \cdot \sqrt{\frac{C}{L}} \cdot \frac{1}{\sqrt{L \cdot C}}} + \frac{s^2}{\left(\frac{1}{\sqrt{L \cdot C}}\right)^2}} \quad (152)$$

$$G_{vd,ideal,2LVL}(s) = \frac{V_g}{1 + s \cdot \frac{L}{R} + s^2 \cdot L \cdot C} \quad (153)$$

Die ideale Übertragungsfunktion für den Regelkreis des 2-Level-Abwärtswandlers ist wie folgt definiert.

$$T_{2LVL}(s) = G_{2LVL}(s) \cdot F_m \cdot G_{vd,ideal,2LVL}(s) \quad (154)$$

$$T_{2LVL}(s) = G_{2LVL}(s) \cdot \frac{V_g}{V_m} \cdot \frac{1}{1 + s \cdot \frac{L}{R} + s^2 \cdot L \cdot C} \quad (155)$$

Die Gleichungen (146) und (155) zeigen, dass die ideale Übertragungsfunktionen für den 2-Level- und den 3-Level-Abwärtswandler identisch sind.

4 Schaltungsanalyse unter realen Bedingungen

Die Analyse in Kapitel 3 basiert auf der Annahme, dass D_1 gleich D_3 und D_2 gleich D_4 ist und berücksichtigt keine parasitären Effekte in der Leistungsstufe und dem fliegenden Kondensator C_F . Parasitäre Effekte sind jedoch immer bei der Entwicklung integrierter Schaltungen vorhanden, so dass es unmöglich ist, ideale Bedingungen für einen 3-Level-Abwärtswandler zu erreichen [1].

Bei integrierten 3-Level-Abwärtswandlern werden die Schalter P_1 , P_2 , N_1 , N_2 und der fliegende Kondensator C_F üblicherweise auf dem Chip integriert, was in Bezug auf den Kondensator zu hohen parasitären Effekten führen kann. Beispielsweise ist die Größe des fliegenden Kondensators C_F durch die Chipfläche begrenzt, und ein kleiner kapazitiver Wert für C_F führt zu einer größeren Welligkeit der Spannung V_{CF} . Wenn ein Teil von C_F als MOS-Kondensator implementiert ist, hat er zudem eine nicht zu vernachlässigbare parasitäre Kapazität. Wird C_F als MOM-Kondensator umgesetzt, besitzt er große Bottom Plate Parasitics, die das Verhalten der Schaltung beeinflussen können. Außerdem werden aufgrund der Diskrepanz zwischen den Komparatoren und den Ausbreitungsverzögerungen auf dem Chip D_1 , D_3 und D_2 , D_4 nicht exakt gleich sein. All diese praktischen Probleme stellen eine große Herausforderung für den Entwurf eines robusten integrierten 3-Level-Abwärtswandlers dar [1].

4.1 Zeitliche Diskrepanz zwischen D_1 , D_3 und D_2 , D_4

Die Schaltsignale D und D_S werden von den Komparatoren und RS-Flipflops erzeugt. Die unterschiedlichen Offset-Spannungen, Verstärkungen und anderen Eigenschaften der Komparatoren, die auf Prozessvariationen zurückzuführen sind, führen zu einer zeitlichen Fehlanpassung zwischen D und D_S . Die Diskrepanz zwischen den tatsächlichen Gate-Signalen wird auch durch die Ausbreitungsverzögerung und die Treiber beeinflusst [1].

Es wird angenommen, dass in Fall 1 ($D < 0,5$):

$$D_3 = D_1 + d_1 \quad (156)$$

Dabei ist d_1 die zeitliche Abweichung der Schaltphase D_3 von D_1 . Für den Fall 2 (D

> 0,5) gilt:

$$D_4 = D_2 + d_2 \quad (157)$$

In diesem Fall ist d_2 die zeitliche Abweichung der Schaltphase D_4 von D_2 .

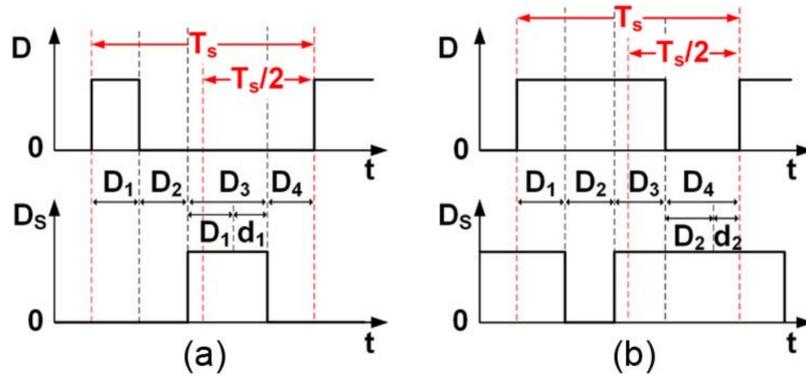


Abb. 4.1: Zeitdiagramm von Fehlanpassungen zwischen D_1 , D_3 und D_2 , D_4 , wenn (a) $D < 0,5$, (b) $D > 0,5$ [4]

Abbildung 4.1 (a) zeigt das Zeitdiagramm der Fehlanpassung zwischen D_1 und D_3 für Fall 1 ($D < 0,5$) und Abbildung 4.1 (b) zeigt das Zeitdiagramm der Fehlanpassung zwischen D_2 und D_4 für Fall 2 ($D > 0,5$). Der Induktionsstrom I_L ist zusammen mit der Spannung V_{CF} am fliegenden Kondensator in Abbildung 2.3 dargestellt. Für den ersten Fall wird die Änderung der Spannung V_{CF} am fliegenden Kondensator C_F über eine Schaltperiode wie folgt bestimmt.

$$\frac{dV_{CF}(t)}{dt} = \frac{1}{C_F} \cdot I_L(t) \cdot D_1 + \left(-\frac{1}{C_F} \cdot I_L(t) \cdot D_3\right) \quad (158)$$

$$\frac{dV_{CF}(t)}{dt} = \frac{1}{C_F} \cdot I_L(t) \cdot D_1 - \frac{1}{C_F} \cdot I_L(t) \cdot (D_1 + d_1) \quad (159)$$

$$\frac{dV_{CF}(t)}{dt} = -\frac{1}{C_F} \cdot I_L(t) \cdot d_1 \quad (160)$$

Beim zweiten Fall ist die Änderung der Spannung V_{CF} am fliegenden Kondensator C_F über eine Schaltperiode wie folgt definiert.

$$\frac{dV_{CF}(t)}{dt} = \frac{1}{C_F} \cdot I_L(t) \cdot D_2 + \left(-\frac{1}{C_F} \cdot I_L(t) \cdot D_4\right) \quad (161)$$

$$\frac{dV_{CF}(t)}{dt} = \frac{1}{C_F} \cdot I_L(t) \cdot D_2 - \frac{1}{C_F} \cdot I_L(t) \cdot (D_2 + d_2) \quad (162)$$

$$\frac{dV_{CF}(t)}{dt} = -\frac{1}{C_F} \cdot I_L(t) \cdot d_2 \quad (163)$$

Im Idealfall sind die zeitlichen Abweichungen d_1 und d_2 null und V_{CF} sollte über eine Schaltperiode konstant bleiben. Falls eine oder beide Größen ungleich null sind, wird V_{CF} so lange ansteigen oder abfallen, bis der 3-Level-Abwärtsrichter von seinem normalen Betrieb abweicht. Es ist zu beachten, dass die Änderung von V_{CF} über eine Schaltperiode linear mit der Zeitabweichung zunimmt [1].

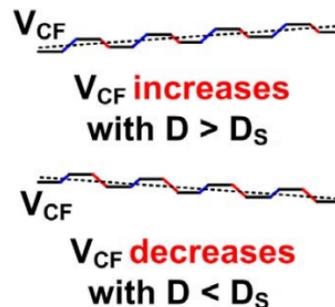


Abb. 4.2: Abhängigkeit der Spannung V_{CF} von zeitlichen Fehlanpassungen [4]

Abbildung 4.2 zeigt die Abhängigkeit der Spannung V_{CF} von den zeitlichen Fehlanpassungen. Wenn D größer als D_s ist, ist die Ladephase länger als die Entladephase und die Spannung V_{CF} steigt. Wenn andernfalls D kleiner als D_s ist, wird die Spannung V_{CF} sinken. Daher sollte die zeitliche Fehlanpassung so klein wie möglich gehalten werden, um ihre periodische Änderung zu minimieren.

4.2 Bedeutung der kalibrierten Spannung V_{CF}

Für einen korrekten Betrieb muss garantiert werden, dass die Spannung V_{CF} über dem fliegenden Kondensator $V_g/2$ entspricht. Andernfalls können bei Anwendungen, bei denen der Wandler mit der zweifachen Versorgungsspannung betrieben wird, Überspannungsprobleme an den Transistoren auftreten. Zum Beispiel beträgt die Eingangsspannung V_g 5 V und die Transistoren P_1 , P_2 , N_2 und N_1 sind 2,5-V-Bauteile, wie in Abbildung 4.3 dargestellt [4].

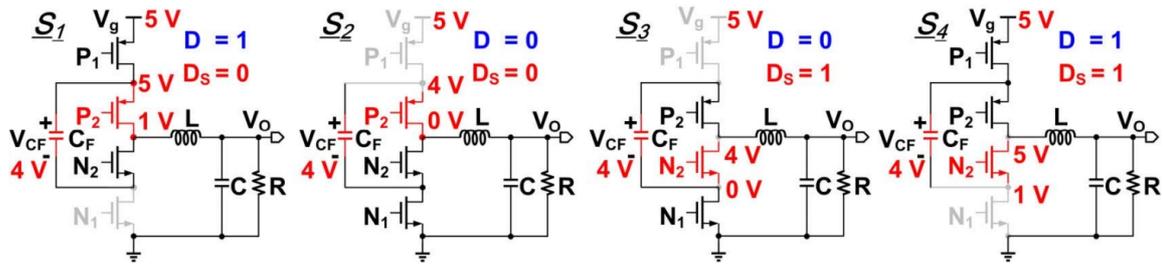


Abb. 4.3: Überspannungsproblem durch V_{CF} ungleich $V_g/2$ [4]

Wenn die Spannung V_{CF} beispielsweise 4 V statt 2,5 V beträgt, ist die Source-Drain-Spannung am Transistor P_2 im Zustand S_1 und S_2 sowie die Drain-Source-Spannung am Transistor N_2 im Zustand S_3 und S_4 bei 4 V und damit viel höher als die Nennspannung von 2,5 V liegt. Überspannungen können die Transistoren P_2 und N_2 schneller altern lassen und schlimmstenfalls zerstören, so dass es in Folge zu Ausfällen kommt [4].

Wenn die Spannung V_{CF} nicht gleich der halben Eingangsspannung $V_g/2$ ist, erhöhen sich die Stromwelligkeit über der Spule und die Spannungswelligkeit am Ausgang. In [4] wurde eine Simulation mit verschiedenen V_{CF} -Werten von 0 V bis 5 V durchgeführt. Abbildung 4.4 zeigt die Simulationsergebnisse für die Induktionsstromwelligkeit und die Ausgangsspannungswelligkeit in Abhängigkeit von der Spannung V_{CF} .

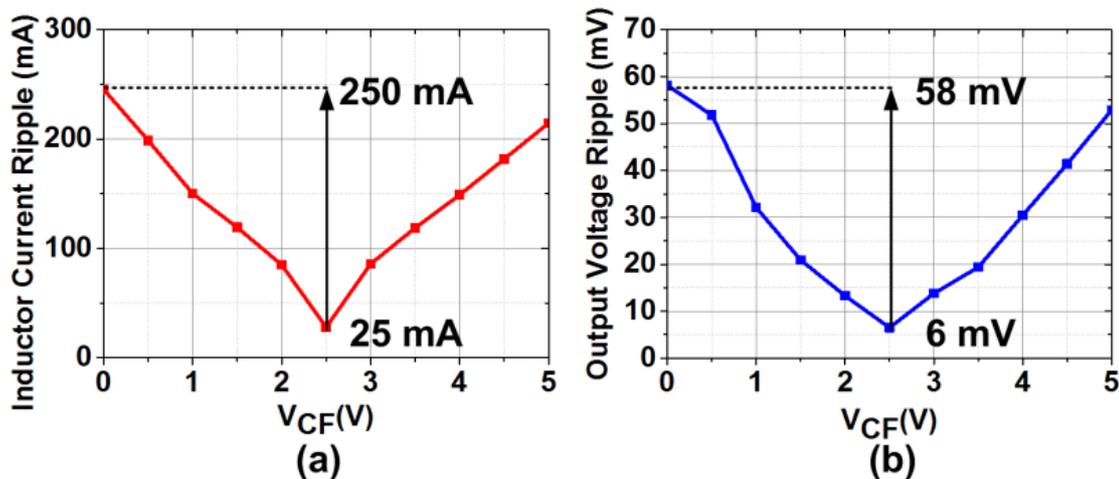


Abb. 4.4: (a) Spulenstromwelligkeit und (b) Ausgangsspannungswelligkeit in Abhängigkeit von V_{CF} [4]

Es ist zu erkennen, dass eine Abweichung der Spannung am fliegenden Kondens-

sator V_{CF} von der halben Eingangsspannung V_g zu einer Erhöhung der Welligkeit und im schlimmsten Fall zu einer Verzehnfachung der Induktionsstromwelligkeit und der Ausgangsspannungswelligkeit führt. Wenn die Stromwelligkeit zunimmt, entstehen höhere Leitungsverluste und es kann zu unerwarteten Rückstromführungen kommen. Um all diese Probleme zu vermeiden, ist für einen 3-Level-Abwärtswandler eine Kalibrierungsschaltung erforderlich, welche sicherstellt, dass V_{CF} auf $V_g/2$ bleibt [4].

4.3 Fliegender Kondensator

Prinzipiell ist ein großer fliegender Kondensator erwünscht. Denn je größer die Kapazität von C_F gewählt wird, desto geringer ist auch die Restwelligkeit, die sich am Kondensator einstellt. Ein größerer fliegenden Kondensator C_F erfordert jedoch bei einer Implementierung On-Chip eine größere Chipfläche und besitzt höhere Parasitäten. Deshalb ist es erforderlich, den minimal möglichen Wert für C_F zu ermitteln. Wenn davon ausgegangen wird, dass die Nennspannung der Leistungstransistoren innerhalb der Hälfte der Eingangsspannung V_g liegen sollte und 10 % Überspannung akzeptabel sind, dann gilt für Fall 1 ($D < 0,5$) [1]:

$$\frac{\Delta V_{CF}}{2} = \frac{I_0 \cdot D \cdot T}{2 \cdot C_F} \leq 0,1 \cdot V_{MOS} \quad (164)$$

$$C_F \geq \frac{I_0 \cdot D \cdot T}{0,2 \cdot V_{MOS}} \quad (165)$$

Der Laststrom I_0 ist als das Verhältnis zwischen der Ausgangsspannung V_0 und dem Lastwiderstand R definiert.

$$I_0 = \frac{V_0}{R} \quad (166)$$

Unter Verwendung von Gleichung (29) für V_0 und Gleichung (166) kann Gleichung (165) wie folgt geschrieben werden.

$$C_F \geq \frac{V_g \cdot D^2 \cdot T}{0,2 \cdot 0,5 \cdot V_g \cdot R} \quad (167)$$

$$C_F \geq \frac{D^2 \cdot T}{0,1 \cdot R} \quad (168)$$

Für Fall 2 ($D > 0,5$) gilt:

$$\frac{\Delta V_{CF}}{2} = \frac{I_0 \cdot (1-D) \cdot T}{2 \cdot C_F} \leq 0,1 \cdot V_{MOS} \quad (169)$$

$$C_F \geq \frac{I_0 \cdot (1-D) \cdot T}{0,2 \cdot V_{MOS}} \quad (170)$$

Unter Verwendung von Gleichung (29) für V_0 und Gleichung (166) ist Gleichung (170) wie folgt definiert.

$$C_F \geq \frac{V_g \cdot D \cdot (1-D) \cdot T}{0,2 \cdot 0,5 \cdot V_g \cdot R} \quad (171)$$

$$C_F \geq \frac{(1-D) \cdot D \cdot T}{0,1 \cdot R} \quad (172)$$

Je höher der Laststrom oder je niedriger die Schaltfrequenz ist, desto größer muss der fliegende Kondensator C_F gewählt werden. In Fall 1 ist der fliegende Kondensator C_F umso größer, je größer D ist. In Fall 2 erreicht der fliegende Kondensator C_F sein Maximum bei $D = 0,5$.

4.4 Parasitärer Widerstand des Ausgangskondensators

Die Formel zur Bestimmung der Spannungswelligkeit ΔV_C nach Gleichung (94) gilt nur für einen idealen Kondensator. In Wirklichkeit hat ein realer Kondensator neben seiner Kapazität noch einen Reihenwiderstand R_{ESR} und eine Reiheninduktivität L_{ESL} . Der Reihenwiderstand wird als ESR (Equivalent Series Resistance) bezeichnet. Im ESR sind alle Verlustwiderstände des Kondensators zusammengefasst. Die Reiheninduktivität wird als ESL (Equivalent Series Inductance) bezeichnet. Um unerwünschte Effekte bei hohen Frequenzen zu reduzieren, muss die ESL minimiert werden. Im Rahmen dieser Arbeit wird sie jedoch der Einfachheit halber vernachlässigt.

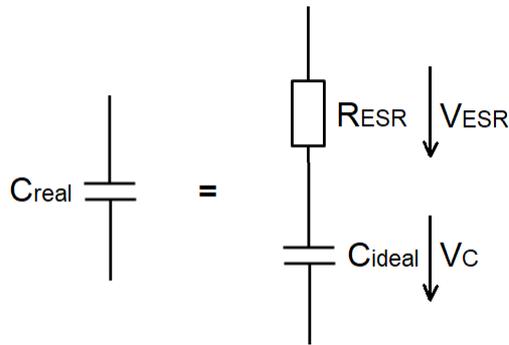


Abb. 4.5: Ersatzschaltbild eines realen Kondensators

Abbildung 4.5 zeigt ein Ersatzschaltbild eines realen Kondensators. Am ESR tritt ein weiterer Spannungsabfall V_{ESR} auf. Durch den Kondensator fließt der Strom, der den Wechselanteil des Spulenstroms darstellt. Der Gleichanteil des Spulenstromes versorgt dabei die Last. Die durch den ESR verursachte Spannungsdifferenz lässt sich durch die folgende Formel beschreiben:

$$\Delta V_{ESR} = \Delta I \cdot R_{ESR} \quad (173)$$

Die Spannung V_C am Kondensator erreicht ihren Maximalwert zu dem Zeitpunkt, wo die Spannung V_{ESR} am ESR ihren Mittelwert annimmt. Daraus ergibt sich eine Welligkeit ΔV_0 am Ausgang, die etwa der Welligkeit ΔV_C am Kondensator oder der Welligkeit ΔV_{ESR} am ESR entspricht. Welche Spannungsdifferenz überwiegt, hängt von der Größe des ESR ab. Wenn der ESR groß genug ist, entspricht die Spannungswelligkeit am Ausgang im Wesentlichen der Spannungswelligkeit am ESR.

Der ESR spielt eine wichtige Rolle bei der Platzierung von Pol- und Nullstellen und bei der Bestimmung der Komponenten des PID-Reglers, um ein stabiles System zu erhalten. Wie die Pol- und Nullstellen zu platziert sind, wird in Abschnitt 5.1 beschrieben. In Abschnitt 5.2 wird erläutert, wie die Komponenten des PID-Reglers bestimmt werden.

4.5 Übertragungsfunktion des 3-Level-Abwärtswandlers mit parasitären Widerständen

Um die genauere Übertragungsfunktion des 3-Level-Abwärtswandlers herzuleiten, werden die parasitären Widerstände der Induktivität und des Ausgangskondensa-

tors berücksichtigt. Die parasitären Kapazitäten des fliegenden Kondensators und der Transistoren werden hier nicht berücksichtigt. In diesem Fall entspricht die Übertragungsfunktion des 3-Level-Abwärtswandlers genau der Übertragungsfunktion des 2-Level-Abwärtswandlers. Nur die Übertragungsfunktion der Leistungsstufe wird von der idealen Übertragungsfunktion abweichen. Der Rest der Übertragungsfunktion bleibt unverändert.

Nach [6, S. 268] hat die Tastgrad-zu-Ausgang Übertragungsfunktion der Leistungsstufe folgende Form:

$$G_{vd}(s) = K_{vd} \cdot \frac{1 + \frac{s}{\omega_{ESR}}}{1 + \frac{s}{Q \cdot \omega_0} + \frac{s^2}{\omega_0^2}} \quad (174)$$

mit

$$K_{vd} = \frac{V_g}{1 + \frac{R_{DCR}}{R}} = V_g \quad (175)$$

und

$$Q = \frac{1}{\omega_0} \cdot \frac{R + R_{DCR}}{L + C \cdot (R_{DCR} \cdot R_{ESR} + R_{DCR} \cdot R + R_{ESR} \cdot R)} = R \cdot \sqrt{\frac{C}{L}} \quad (176)$$

unter der Annahme, dass $R \gg R_{DCR}$ und $R \gg R_{ESR}$. Wobei R_{DCR} der parasitäre Widerstand der Spule ist und ω_{ESR} wie folgt definiert ist.

$$\omega_{ESR} = \frac{1}{R_{ESR} \cdot C} \quad (177)$$

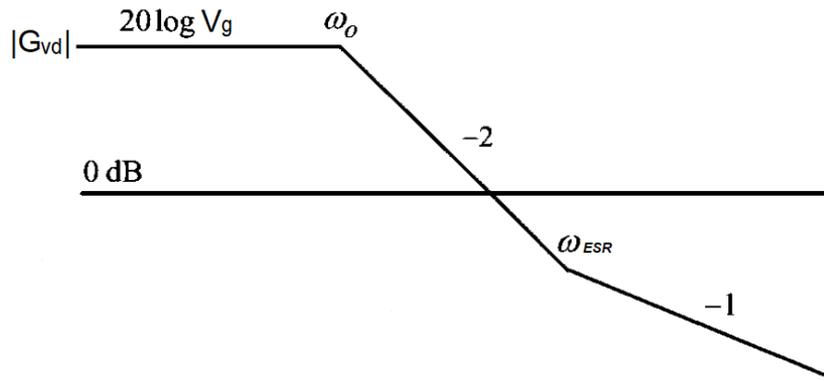


Abb. 4.6: Amplitudengang der Tastgrad-zu-Ausgang Übertragungsfunktion im Bode-Diagramm [in Anlehnung an 6]

Abbildung 4.6 zeigt den Amplitudengang der Tastgrad-zu-Ausgang Übertragungsfunktion im Bode-Diagramm. Zu Beginn ist die Amplitude $|G_{vd}|$ konstant. Die Übertragungsfunktion hat einen Doppelpol ω_0 bei der Resonanzfrequenz des LC-Filters. Der Doppelpol sorgt für einen Abfall von 40 dB pro Dekade. Wenn die durch den ESR-Widerstand des Kondensators verursachte Nullstelle ω_{ESR} erreicht ist, wird der Abfall auf 20 dB pro Dekade reduziert.

Die Übertragungsfunktion für den gesamten Regelkreis des 2-Level- und 3-Level-Abwärtswandlers ist wie folgt definiert.

$$T(s) = G(s) \cdot F_m \cdot G_{vd}(s) \quad (178)$$

$$T(s) = G(s) \cdot \frac{V_g}{V_m} \cdot \frac{1 + \frac{s}{\omega_{ESR}}}{1 + \frac{s}{Q \cdot \omega_0} + \frac{s^2}{\omega_0^2}} \quad (179)$$

$$T(s) = G(s) \cdot \frac{V_g}{V_m} \cdot \frac{1 + s \cdot R_{ESR} \cdot C}{1 + s \cdot \frac{L}{R} + s^2 \cdot L \cdot C} \quad (180)$$

Um die Übertragungsfunktion für den Regelkreis des 3-Level-Abwärtswandlers mit allen Pol- und Nullstellen herzuleiten, muss noch die Übertragungsfunktion für den PID-Regler hergeleitet werden. Die Herleitung der Übertragungsfunktion für den PID-Regler wird in Kapitel 5 ausführlich beschrieben.

5 PID-Regler und seine Übertragungsfunktion

In Abbildung 5.1 ist der PID-Regler als Operationsverstärkerschaltung (Type III Compensator) dargestellt. Diese Reglerschaltung vom Typ III wird verwendet, wenn eine große Phasenhebung von 180° erforderlich ist.

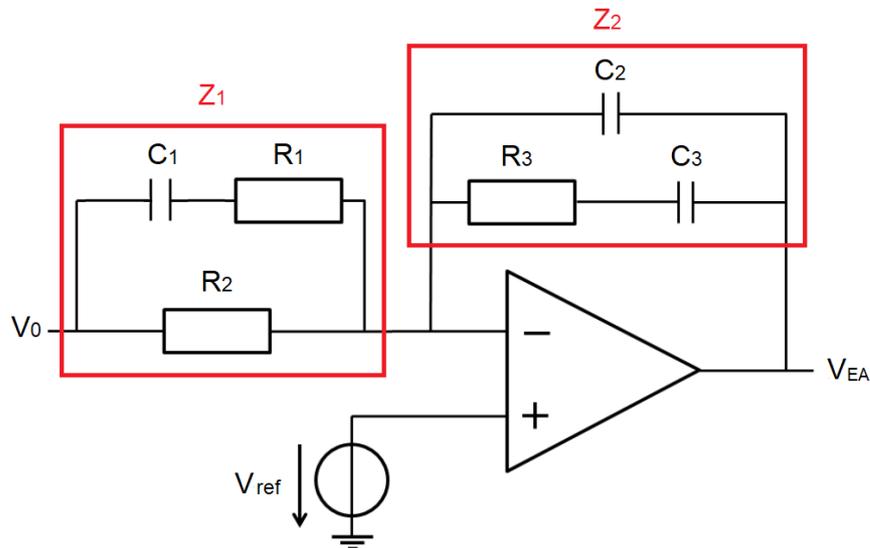


Abb. 5.1: Type III Compensator

Die Struktur der Operationsverstärkerschaltung entspricht der eines invertierenden Verstärkers, was gut zu erkennen ist, wenn die Schaltungen im Eingangs- und Rückführungszweig zu einer einzigen Impedanz Z_1 bzw. Z_2 zusammengefasst werden. Mit Hilfe der Gleichung für die Berechnung der Verstärkung eines invertierenden Verstärkers ergibt sich dann die Übertragungsfunktion des Reglers zu:

$$G(s) = \frac{Z_2(s)}{Z_1(s)} \quad (181)$$

Die Gleichungen zur Beschreibungen der Zusammenhänge zwischen Spannung und Strom der bei der Operationsverstärkerbeschaltung verwendeten Bauelemente können durch Transformation in den Laplace-Raum als allgemeine Impedanzausdrücke formuliert werden. Es gilt:

$$\underline{Z}_R = R \quad (182)$$

$$\underline{Z}_C = \frac{1}{s \cdot C} \quad (183)$$

$$\underline{Z}_L = s \cdot L \quad (184)$$

Für die Impedanz \underline{Z}_1 im Eingangszweig der Operationsverstärkerschaltung gilt:

$$\underline{Z}_1 = (\underline{Z}_{R1} + \underline{Z}_{C1}) \parallel R_2 \quad (185)$$

Unter Berücksichtigung der Parallelschaltung ergibt sich:

$$\underline{Z}_1 = \frac{1}{\frac{1}{(\underline{Z}_{R1} + \underline{Z}_{C1})} + \frac{1}{R_2}} \quad (186)$$

$$\underline{Z}_1 = \frac{1}{R_1 + \frac{1}{s \cdot C_1} + \frac{1}{R_2}} \quad (187)$$

Zunächst wird die obige Gleichung vereinfacht und auf einen gemeinsamen Nenner gebracht.

$$\underline{Z}_1 = \frac{(s \cdot R_1 \cdot C_1 + 1) \cdot R_2}{s \cdot R_2 \cdot C_1 + s \cdot R_1 \cdot C_1 + 1} \quad (188)$$

Für die Impedanz \underline{Z}_2 im Rückführungszweig der Operationsverstärkerschaltung gilt:

$$\underline{Z}_2 = (\underline{Z}_{R3} + \underline{Z}_{C3}) \parallel \underline{Z}_{C2} \quad (189)$$

Auf Grund der Parallelschaltung ergibt sich:

$$\underline{Z}_2 = \frac{1}{\frac{1}{(\underline{Z}_{R3} + \underline{Z}_{C3})} + \frac{1}{\underline{Z}_{C2}}} \quad (190)$$

$$\underline{Z}_2 = \frac{1}{R_3 + \frac{1}{s \cdot C_3} + s \cdot C_2} \quad (191)$$

Hier wird die obige Gleichung auch vereinfacht und auf einen gemeinsamen Nenner gebracht.

$$\underline{Z}_2 = \frac{s \cdot C_3 \cdot R_3 + 1}{s \cdot C_3 + s \cdot C_2 \cdot (s \cdot C_3 \cdot R_3 + 1)} \quad (192)$$

Die Übertragungsfunktion $G(s)$ des Reglers kann aus Gleichung (181) wie folgt berechnet werden:

$$G(s) = \frac{\frac{s \cdot C_3 \cdot R_3 + 1}{s \cdot C_3 + s \cdot C_2 \cdot (s \cdot C_3 \cdot R_3 + 1)}}{\frac{(s \cdot R_1 \cdot C_1 + 1) \cdot R_2}{s \cdot R_2 \cdot C_1 + s \cdot R_1 \cdot C_1 + 1}} \quad (193)$$

$$G(s) = \frac{s \cdot C_3 \cdot R_3 + 1}{s \cdot C_3 + s \cdot C_2 \cdot (s \cdot C_3 \cdot R_3 + 1)} \cdot \frac{s \cdot R_2 \cdot C_1 + s \cdot R_1 \cdot C_1 + 1}{(s \cdot R_1 \cdot C_1 + 1) \cdot R_2} \quad (194)$$

Zur Bestimmung der Pol- und Nullstellen wird Gleichung (194) umgestellt.

$$G(s) = \frac{s \cdot C_3 \cdot R_3 + 1}{s \cdot (C_3 + C_2 \cdot s \cdot C_3 \cdot R_3 + C_2)} \cdot \frac{s \cdot C_1 \cdot (R_1 + R_2) + 1}{(s \cdot R_1 \cdot C_1 + 1) \cdot R_2} \quad (195)$$

$$G(s) = \frac{s \cdot C_3 \cdot R_3 + 1}{s \cdot (C_2 + C_3) \cdot \left(s \cdot \frac{C_2 \cdot C_3 \cdot R_3}{C_2 + C_3} + 1 \right)} \cdot \frac{s \cdot C_1 \cdot (R_1 + R_2) + 1}{(s \cdot R_1 \cdot C_1 + 1) \cdot R_2} \quad (196)$$

$$G(s) = \frac{1}{s \cdot R_2 \cdot (C_2 + C_3)} \cdot \frac{s \cdot C_3 \cdot R_3 + 1}{s \cdot \frac{C_2 \cdot C_3 \cdot R_3}{C_2 + C_3} + 1} \cdot \frac{s \cdot C_1 \cdot (R_1 + R_2) + 1}{(s \cdot R_1 \cdot C_1 + 1)} \quad (197)$$

Laut dem Buch "Pulsewidth Modulated DC-to-DC Power Conversion" von Bungcho Choi [6, S. 348] hat die Übertragungsfunktion für diesen PID-Regler folgende Form:

$$G(s) = \frac{K_v}{s} \cdot \frac{\left(1 + \frac{s}{\omega_{z1}}\right) \cdot \left(1 + \frac{s}{\omega_{z2}}\right)}{\left(1 + \frac{s}{\omega_{p1}}\right) \cdot \left(1 + \frac{s}{\omega_{p2}}\right)} \quad (198)$$

ω_{z1} und ω_{z2} sind Nullstellen, ω_{p1} und ω_{p2} sind Polstellen der Übertragungsfunktion und K_v ist die Verstärkung. Abweichend von der Übertragungsfunktion eines PID-Reglers besitzt die Implementierung des PID-Reglers mit Hilfe eines Operationsverstärkers neben den zwei Nullstellen und dem Pol im Ursprung noch zwei weite-

re Polstellen. Damit sich die stabilisierende Wirkung der Nullstellen entfalten kann, müssen die zwei zusätzlichen Polstellen bei wesentlich höheren Frequenzen liegen als die Nullstellen. Mit Hilfe von Gleichung (198) können die Pol- und Nullstellen sowie die Verstärkung aus Gleichung (197) bestimmt werden.

1. Nullstelle ω_{z1} :

$$\omega_{z1} = \frac{1}{C_3 \cdot R_3} \quad (199)$$

2. Nullstelle ω_{z2} :

$$\omega_{z2} = \frac{1}{C_1 \cdot (R_1 + R_2)} \quad (200)$$

1. Polstelle ω_{p1} :

$$\omega_{p1} = \frac{1}{R_1 \cdot C_1} \quad (201)$$

2. Polstelle ω_{p2} :

$$\omega_{p2} = \frac{C_2 + C_3}{C_2 \cdot C_3 \cdot R_3} \quad (202)$$

Verstärkung K_v :

$$K_v = \frac{1}{R_2 \cdot (C_2 + C_3)} \quad (203)$$

5.1 Platzierung von Pol- und Nullstellen

Alle Parameter müssen so gewählt werden, dass der Regelkreis die Stabilitätskriterien mit ausreichender Phasenreserve erfüllt. Mit der Methode aus dem Buch "Pulsewidth Modulated DC-to-DC Power Conversion" von Bungcho Choi [6, Kapitel 8.4] werden Bereiche vorgeschlagen, in welchen die Pol- und Nullstellen für einen optimalen Entwurf liegen sollten.

1) Die erste Polstelle ω_{p1} wird genau auf die Nullstelle ω_{ESR} platziert, die durch den

ESR des Kondensators verursacht wird, um die Auswirkungen der ESR-Nullstelle aufzuheben. Dies sorgt für einen -20 dB/dec Verstärkungsabfall für einen breiteren Frequenzbereich.

$$\omega_{p1} = \omega_{ESR} \quad (204)$$

Die ESR-Kreisfrequenz ω_{ESR} kann dabei aus dem äquivalenten Serienwiderstand R_{ESR} und der Kapazität C des LC-Gliedes wie folgt berechnet werden:

$$\omega_{ESR} = \frac{1}{R_{ESR} \cdot C} \quad (205)$$

2) Die erste Nullstelle ω_{z1} wird auf eine Frequenz gelegt, welche unterhalb des Doppelpols ω_0 des LC-Gliedes liegt, um eine Phasenhebung zu erreichen und Grenzstabilität zu vermeiden. Die Frequenz der Nullstelle ω_{z1} sollte so hoch wie möglich gewählt werden, aber dennoch die Frequenz des Doppelpols des LC-Gliedes nicht überschreiten. Als Faustformel wird empfohlen, dass ω_{z1} bei 60 - 80% der Grenzkreisfrequenz des LC-Gliedes liegen soll.

$$\omega_{z1} = (0,6 - 0,8) \cdot \omega_0 \quad (206)$$

Die Grenzkreisfrequenz ω_0 des LC-Gliedes kann dabei wie folgt aus der Induktivität L und der Kapazität C berechnet werden:

$$\omega_0 = \frac{1}{\sqrt{L \cdot C}} \quad (207)$$

3) Die zweite Nullstelle ω_{z2} wird auf eine Frequenz oberhalb der Frequenz ω_0 des Doppelpols des LC-Gliedes aber unterhalb der Durchtrittskreisfrequenz (engl. crossover frequency) ω_c des offenen Regelkreises gelegt, um eine angemessene Phasenhebung zu erhalten. Der Effekt der Phasenhebung nimmt jedoch ab, wenn ω_{z2} zu höheren Frequenzen hin verschoben wird. Aus diesem Grund wird empfohlen, dass ω_{z2} 150 - 300% der Grenzkreisfrequenz des LC-Gliedes beträgt.

$$\omega_{z2} = (1,5 - 3,0) \cdot \omega_0 \quad (208)$$

4) Die zweite Polstelle ω_{p2} wird bei hohen Frequenzen platziert. Im Allgemeinen kann ω_{p2} bei 50 - 80 % der Schaltkreisfrequenz ω_s platziert werden.

$$\omega_{p2} = (0,5 - 0,8) \cdot \omega_s \quad (209)$$

Die Schaltkreisfrequenz ω_s kann wie folgt berechnet werden:

$$\omega_s = 2 \cdot \pi \cdot f_s \quad (210)$$

5) Die Durchtrittskreisfrequenz ω_c wird bei 10 - 30 % der Schaltkreisfrequenz ω_s platziert.

$$\omega_c = (0,1 - 0,3) \cdot \omega_s \quad (211)$$

6) Die Verstärkung K_v kann mit der folgenden Formel berechnet werden:

$$K_v = \frac{V_m}{V_g} \cdot \frac{\omega_{z1} \cdot \omega_{z2} \cdot \omega_c}{\omega_0^2} \quad (212)$$

Da die Höhe der Sägezahnspannung V_m und die Eingangsspannung V_g gleich sind, kann die Formel wie folgt vereinfacht werden:

$$K_v = \frac{\omega_{z1} \cdot \omega_{z2} \cdot \omega_c}{\omega_0^2} \quad (213)$$

Im Allgemeinen soll für alle Kreisfrequenzen die folgende Beziehung gelten:

$$\omega_{z1} < \omega_0 < \omega_{z2} < \omega_c < \omega_{p1} = \omega_{ESR} < \omega_{p2} \quad (214)$$

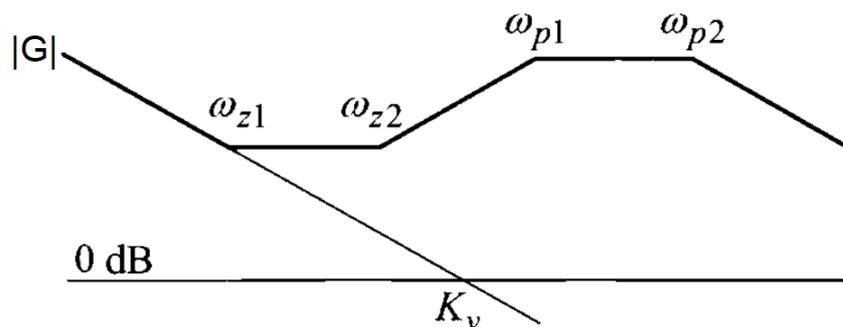


Abb. 5.2: Amplitudengang von Type III Compensator im Bode-Diagramm [6]

Abbildung 5.2 zeigt den Amplitudenverlauf des PID-Reglers im Bode-Diagramm. Die Nullstellen tragen zu einem Anstieg der Amplitude und die Polstellen zu einem Abfall der Amplitude von 20 dB pro Dekade bei. Da der Regler ein I-Verhalten auf-

weist, nimmt die Amplitude zu Beginn direkt um 20 dB pro Dekade ab. Die erste Nullstelle stoppt den Abfall und die Amplitude wird konstant. Die zweite Nullstelle trägt zu einem Anstieg der Amplitude von 20 dB pro Dekade bei. Die erste Polstelle stoppt dann den Anstieg, und die zweite Polstelle trägt wiederum zum Amplitudenabfall von 20 dB pro Dekade bei.

5.2 Bestimmung aller Komponenten des PID-Reglers

Nun können alle Schaltungskomponenten in Abbildung 5.1 bestimmt werden. Von den sechs Schaltungskomponenten kann eine beliebig gewählt werden, und die anderen Komponenten werden mit Hilfe der Gleichungen (199) bis (203) bestimmt. In der Regel wird der Wert von R_1 vorgegeben und alle anderen Werte können wie folgt berechnet werden.

Zunächst wird Gleichung (201) verwendet und nach C_1 umgestellt.

$$C_1 = \frac{1}{\omega_{p1} \cdot R_1} \quad (215)$$

Dann wird R_2 mit Hilfe von Gleichung (200) bestimmt.

$$R_2 = \frac{1}{\omega_{z2} \cdot C_1} - R_1 \quad (216)$$

Die weiteren Komponente können nicht mehr durch einen einzelnen Rechenschritt ermittelt werden. Deshalb wird zunächst die Summe von C_2 und C_3 nach Gleichung (203) bestimmt.

$$(C_2 + C_3) = \frac{1}{K_v \cdot R_2} \quad (217)$$

Die Verstärkung K_v kann durch den Ausdruck aus Gleichung (213) ersetzt werden.

$$(C_2 + C_3) = \frac{1}{\frac{\omega_{z1} \cdot \omega_{z2} \cdot \omega_c}{\omega_0^2} \cdot R_2} \quad (218)$$

$$(C_2 + C_3) = \frac{\omega_0^2}{\omega_{z1} \cdot \omega_{z2} \cdot \omega_c \cdot R_2} \quad (219)$$

Aus Gleichung (202) folgt für R_3 :

$$R_3 = \frac{C_2 + C_3}{\omega_{p2} \cdot C_2 \cdot C_3} \quad (220)$$

Gleichung (220) wird in Gleichung (199) eingesetzt.

$$\omega_{z1} = \frac{1}{C_3 \cdot \frac{C_2 + C_3}{\omega_{p2} \cdot C_2 \cdot C_3}} \quad (221)$$

C_3 wird gekürzt.

$$\omega_{z1} = \frac{\omega_{p2} \cdot C_2}{C_2 + C_3} \quad (222)$$

Gleichung (222) wird nach C_2 umgestellt.

$$C_2 = \frac{\omega_{z1} \cdot (C_2 + C_3)}{\omega_{p2}} \quad (223)$$

Logischerweise folgt für C_3 :

$$C_3 = (C_2 + C_3) - C_2 \quad (224)$$

Als letzte Komponente wird R_3 mit Hilfe von Gleichung (199) bestimmt.

$$R_3 = \frac{1}{\omega_{z1} \cdot C_3} \quad (225)$$

Die Übertragungsfunktion für den Regelkreis des 3-Level-Abwärtswandlers kann nun mit allen Pol- und Nullstellen definiert werden. In Kapitel 6 wird diese Übertragungsfunktion präsentiert.

6 Übertragungsfunktion des 3-Level-Abwärtswandlers

Die Übertragungsfunktion für den Regelkreis des 3-Level-Abwärtswandlers ist in Gleichung (179) definiert und sieht wie folgt aus.

$$T(s) = G(s) \cdot \frac{V_g}{V_m} \cdot \frac{1 + \frac{s}{\omega_{ESR}}}{1 + \frac{s}{Q \cdot \omega_0} + \frac{s^2}{\omega_0^2}} \quad (226)$$

Es ist zu beachten, dass in dieser Übertragungsfunktion die parasitären Widerständen des LC-Gliedes berücksichtigt wurden, während die parasitären Kapazitäten des fliegenden Kondensators und der Transistoren nicht berücksichtigt wurden.

Für $G(s)$ wird Gleichung (198) in die obige Gleichung eingesetzt.

$$T(s) = \frac{K_v}{s} \cdot \frac{\left(1 + \frac{s}{\omega_{z1}}\right) \cdot \left(1 + \frac{s}{\omega_{z2}}\right)}{\left(1 + \frac{s}{\omega_{p1}}\right) \cdot \left(1 + \frac{s}{\omega_{p2}}\right)} \cdot \frac{V_g}{V_m} \cdot \frac{\left(1 + \frac{s}{\omega_{ESR}}\right)}{\left(1 + \frac{s}{Q \cdot \omega_0} + \frac{s^2}{\omega_0^2}\right)} \quad (227)$$

$$T(s) = \frac{K_t}{s} \cdot \frac{\left(1 + \frac{s}{\omega_{z1}}\right) \cdot \left(1 + \frac{s}{\omega_{z2}}\right)}{\left(1 + \frac{s}{\omega_{p1}}\right) \cdot \left(1 + \frac{s}{\omega_{p2}}\right)} \cdot \frac{\left(1 + \frac{s}{\omega_{ESR}}\right)}{\left(1 + \frac{s}{Q \cdot \omega_0} + \frac{s^2}{\omega_0^2}\right)} \quad (228)$$

mit

$$K_t = \frac{V_g \cdot K_v}{V_m} \quad (229)$$

Abbildung 6.1 zeigt den Amplituden- und Phasengang des Regelkreises im Bode-Diagramm.

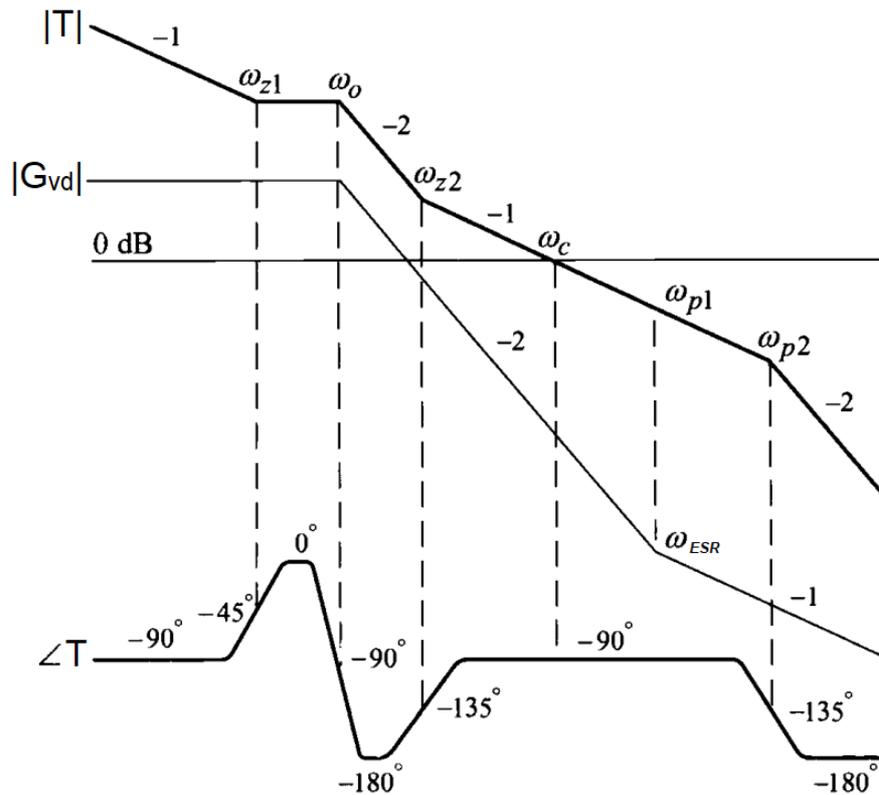


Abb. 6.1: Amplituden- und Phasengang des Regelkreises im Bode-Diagramm [6]

Ganz oben ist der Amplitudengang $|T|$ und ganz unten ist der Phasengang $\angle T$ des Regelkreises dargestellt. In der Mitte ist der Amplitudengang $|G_{vd}|$ der Leistungsstufe zu sehen. Der Amplitudengang $|G|$ der PID-Kompensation ist in Abbildung 5.2 dargestellt.

Durch Addition der Kennlinien der Leistungsstufe und des PID-Kompensators aus Abbildung 5.2 ergibt sich der Amplitudengang $|T|$ des Regelkreises. Zu Beginn nimmt die Amplitude um 20 dB pro Dekade ab, bis die erste Nullstelle ω_{z1} des Reglers erreicht ist. Danach bleibt die Amplitude konstant, bis der Doppelpol ω_0 der Strecke erreicht ist. Der Doppelpol sorgt für einen Abfall von 40 dB pro Dekade. Die zweite Nullstelle ω_{z2} des Reglers trägt zur Verringerung des Abfalls von 40 dB auf 20 dB pro Dekade bei. Die ESR-Nullstelle ω_{ESR} der Strecke wird durch die erste Polstelle ω_{p1} des Reglers aufgehoben. Schließlich bleibt noch der Einfluss des zweiten Pols ω_{p2} des Reglers übrig. Der Amplitudenabfall bleibt bei 40 dB pro Dekade.

Die Durchtrittsfrequenz ω_c , auch Übergangsfrequenz oder englisch crossover frequenz kann aus dem Bode-Diagramm abgelesen werden. Sie liegt bei der Fre-

quenz, bei der die Verstärkung 0 dB beträgt. An diesem Punkt kann auch die Phase gemessen werden. Der Abstand zwischen der gemessenen Phase und der Phasenverschiebung von -180° wird als Phasenreserve bezeichnet. Die Stabilität des Regelkreises kann anhand des Nyquist-Stabilitätskriteriums geprüft werden. Die gemessene Phase muss immer größer als -180° sein. Je größer der Abstand, desto besser, da eine größere Phasenreserve mehr Stabilität bedeutet. Beträgt die gemessene Phase z.B. -135° , so bleibt noch eine Differenz von 45° , bis der Regelkreis nicht mehr stabil ist. Die Phasenreserve liefert auch Information über den Dämpfungsgrad des Regelkreises. Je größer die Dämpfung ist, desto geringer ist das Überschwingen der Sprungantwort des Regelkreises. Wird die Dämpfung jedoch zu groß gewählt, wird der Regelkreis überkompensiert, was die Reaktionsgeschwindigkeit des Regelkreises unnötig reduziert. Die erforderliche Phasenreserve, damit keine Schwingungen auftreten, liegt bei mindestens 45° . Der Richtwert liegt jedoch bei 60° .

Die Stabilität des Regelkreises kann auch anhand der Amplitudenreserve geprüft werden. Es wird die Verstärkung bei der Frequenz ermittelt, bei der die Phasenverschiebung -180° beträgt. Der Abstand zwischen der gemessenen Verstärkung und der Verstärkung von 0 dB wird als Amplitudenreserve bezeichnet. Je größer der Abstand, desto besser, da eine größere Amplitudenreserve mehr Stabilität bedeutet. Nährt sich die Amplitudenreserve 0 dB, beginnt der Regelkreis zu schwingen. Beträgt die gemessene Verstärkung z.B. -20 dB, so bleibt noch eine Differenz von 20 dB, bis der Regelkreis nicht mehr stabil ist. Der Mindestwert liegt bei 10 dB.

7 Parameterbestimmung des 3-Level-Abwärtswandlers

In diesem Kapitel werden alle Parameter des LC-Filters, des fliegenden Kondensators und des PID-Reglers berechnet.

Der Abwärtswandler soll eine 3 V Gleichspannung in eine 1 V Gleichspannung wandeln. Die Welligkeit der Ausgangsspannung soll möglichst gering sein und 10 mV nicht überschreiten. Anhand dieses Wertes wird der Kapazitätswert des Kondensators berechnet. Die Schaltfrequenz liegt bei 4 MHz. Der Laststrom beträgt 0,4 A.

Anschließend werden alle Pol- und Nullstellen des PID-Reglers berechnet. Anhand der Ergebnisse werden alle Parameter der Reglerkomponenten bestimmt.

Eingangsspannung V_g	3 V
Ausgangsspannung V_o	1 V
Laststrom I_o	400 mA
Schaltfrequenz f_s	4 MHz
Spannungswelligkeit am Ausgang ΔV_o	< 10 mV

Tabelle 7.1: Spezifikation

7.1 Parameter für LC-Glied, Lastwiderstand und fliegenden Kondensator

Zunächst wird der Tastgrad nach Gleichung (30) berechnet.

$$D = \frac{V_o}{V_g} = \frac{1V}{3V} = 0,333$$

Es ist zu erkennen, dass der Tastgrad D kleiner als 0,5 ist, also befindet sich der Wandler im Fall 1. Der Lastwiderstand kann nach folgender Formel berechnet werden.

$$R = \frac{V_o}{I_o} = \frac{1V}{0,4A} = 2,5 \Omega \quad (230)$$

Die Stromdifferenz ΔI wurde wie bei einem herkömmlichen Abwärtswandler auf

30% des durchschnittlichen Laststromes angesetzt.

$$\Delta I_L = 30\% \cdot I_0 = 30\% \cdot 0,4 A = 0,12 A = 120 mA$$

Die Schaltperiode T ist definiert als der Kehrwert der Schaltfrequenz.

$$T = \frac{1}{f_s} = \frac{1}{4 MHz} = 250 ns \quad (231)$$

Die Induktivität wird für $D < 0,5$ nach Gleichung (59) berechnet.

$$L = \frac{V_g \cdot (0,5 - D) \cdot D \cdot T}{\Delta I_L} = \frac{3 V \cdot (0,5 - 0,33) \cdot 0,33 \cdot 250 \cdot 10^{-9} s}{0,12 A} = 347 nH$$

Die Induktivität beträgt bei diesem Tastgrad 1/4 der Induktivität eines herkömmlichen Abwärtswandlers. Um eine reale Spule zu simulieren, wird ein DCR-Wert von 10,5 mΩ zum Induktivitätswert hinzugefügt.

Als nächstes wird die Kapazität nach Gleichung (90) berechnet.

$$C = \frac{\Delta I}{16 \cdot \Delta V_C \cdot f} = \frac{0,12 A}{16 \cdot 10 \cdot 10^{-3} V \cdot 4 \cdot 10^6 \frac{1}{s}} = 188 nF$$

Die Kapazität beträgt bei diesem Tastgrad 1/2 der Kapazität eines herkömmlichen Abwärtswandlers. Um einen realen Kondensator zu simulieren, wird ein ESR-Wert von 10,2 mΩ zum Kapazitätswert hinzugefügt. Der ESR-Wert soll nicht zu groß sein, damit die Spannungswelligkeit am Ausgang des 3-Level-Abwärtswandlers 10 mV nicht überschreitet.

Nach Gleichung (173) wird ΔV_{ESR} berechnet.

$$\Delta V_{ESR} = \Delta I \cdot R_{ESR} = 0,12 A \cdot 10,2 m\Omega = 1,2 mV$$

Die beiden Spannungen V_C und V_{ESR} sind um 90 Grad zueinander verschoben. Eine der Spannungen erreicht ihren Höchstwert, während die andere ihren Mittelwert hat. Daraus ergibt sich eine Welligkeit ΔV_o am Ausgang, die etwa der Welligkeit ΔV_C am Kondensator entspricht.

Die minimale Kapazität des fliegenden Kondensators wird nach Gleichung (168) berechnet.

$$C_F \geq \frac{D^2 \cdot T}{0,1 \cdot R} = \frac{0,33^2 \cdot 250 \cdot 10^{-9} \text{ s}}{0,1 \cdot 2,5 \Omega} = 111 \text{ nF}$$

Gleichung (141) kann zur Berechnung der Spannungswelligkeit am fliegenden Kondensator verwendet werden.

$$\Delta V_{CF} = \frac{I_0 \cdot D \cdot T}{C_F} = \frac{0,4 \text{ A} \cdot 0,33 \cdot 250 \cdot 10^{-9} \text{ s}}{111 \cdot 10^{-9} \text{ F}} = 0,3 \text{ V}$$

7.2 Parameter des PID-Reglers

Für die Dimensionierung der Komponenten des PID-Reglers werden zunächst die benötigten Frequenzen der Pol- und Nullstellen berechnet.

7.2.1 Pol- und Nullstellen

Zunächst wird ω_{ESR} nach Gleichung (205) ermittelt.

$$\omega_{ESR} = \frac{1}{R_{ESR} \cdot C} = \frac{1}{10,2 \text{ m}\Omega \cdot 188 \cdot 10^{-9} \text{ F}} = 521 \cdot 10^6 \frac{1}{\text{s}}$$

Aus Gleichung (204) folgt:

$$\omega_{pl} = \omega_{ESR} = 521 \cdot 10^6 \frac{1}{\text{s}}$$

$$f_{pl} = f_{ESR} = \frac{\omega_{ESR}}{2 \cdot \pi} = \frac{521 \cdot 10^6 \frac{1}{\text{s}}}{2 \cdot \pi} = 83 \text{ MHz}$$

Die Grenzkreisfrequenz des LC-Gliedes ω_0 wird nach Gleichung (207) berechnet.

$$\omega_0 = \frac{1}{\sqrt{L \cdot C}} = \frac{1}{\sqrt{347 \cdot 10^{-9} \text{ H} \cdot 188 \cdot 10^{-9} \text{ F}}} = 3,9 \cdot 10^6 \frac{1}{\text{s}}$$

$$f_0 = \frac{\omega_0}{2 \cdot \pi} = \frac{3,9 \cdot 10^6 \frac{1}{\text{s}}}{2 \cdot \pi} = 0,623 \text{ MHz}$$

ω_{z1} soll 60 - 80% der Grenzkreisfrequenz des LC-Gliedes betragen. Es wird der

Mindestwert von 60% gewählt. Aus Gleichung (206) folgt:

$$\omega_{z1} = 0,6 \cdot \omega_0 = 0,6 \cdot 3,9 \cdot 10^6 \frac{1}{s} = 2,3 \cdot 10^6 \frac{1}{s}$$

$$f_{z1} = \frac{\omega_{z1}}{2 \cdot \pi} = \frac{2,3 \cdot 10^6 \frac{1}{s}}{2 \cdot \pi} = 0,374 \text{ MHz}$$

ω_{z2} soll bei 150 - 300% der Grenzkreisfrequenz des LC-Gliedes liegen. Hier wird auch der Mindestwert von 150% gewählt. Aus Gleichung (208) folgt:

$$\omega_{z2} = 1,5 \cdot \omega_0 = 1,5 \cdot 3,9 \cdot 10^6 \frac{1}{s} = 5,9 \cdot 10^6 \frac{1}{s}$$

$$f_{z2} = \frac{\omega_{z2}}{2 \cdot \pi} = \frac{5,9 \cdot 10^6 \frac{1}{s}}{2 \cdot \pi} = 0,934 \text{ MHz}$$

Die Schaltkreisfrequenz ω_s wird nach Gleichung (210) berechnet.

$$\omega_s = 2 \cdot \pi \cdot f_s = 2 \cdot \pi \cdot 4 \text{ MHz} = 25 \cdot 10^6 \frac{1}{s}$$

ω_{p2} soll 50 - 80 % der Schaltkreisfrequenz ω_s betragen. Es wird der Maximalwert von 80% gewählt. Aus Gleichung (209) folgt:

$$\omega_{p2} = 0,8 \cdot \omega_s = 0,8 \cdot 25 \cdot 10^6 \frac{1}{s} = 20 \cdot 10^6 \frac{1}{s}$$

$$f_{p2} = \frac{\omega_{p2}}{2 \cdot \pi} = \frac{20 \cdot 10^6 \frac{1}{s}}{2 \cdot \pi} = 3,2 \text{ MHz}$$

Die Durchtrittskreisfrequenz ω_c soll bei 10 - 30 % der Schaltkreisfrequenz ω_s platziert werden. Hier wird der Mindestwert von 10% gewählt. Aus Gleichung (211) folgt:

$$\omega_c = 0,1 \cdot \omega_s = 0,1 \cdot 25 \cdot 10^6 \frac{1}{s} = 2,5 \cdot 10^6 \frac{1}{s}$$

$$f_c = \frac{\omega_c}{2 \cdot \pi} = \frac{2,5 \cdot 10^6 \frac{1}{s}}{2 \cdot \pi} = 0,4 \text{ MHz}$$

Die Verstärkung K_v wird nach Gleichung (213) berechnet.

$$K_v = \frac{\omega_{z1} \cdot \omega_{z2} \cdot \omega_c}{\omega_0^2} = \frac{2,3 \cdot 10^6 \frac{1}{s} \cdot 5,9 \cdot 10^6 \frac{1}{s} \cdot 2,5 \cdot 10^6 \frac{1}{s}}{\left(3,9 \cdot 10^6 \frac{1}{s}\right)^2} = 2,26 \cdot 10^6$$

7.2.2 Widerstände und Kondensatoren

Nun können alle Parameter der Widerstände und Kondensatoren des PID-Reglers berechnet werden. Von den sechs Komponenten kann eine beliebig gewählt werden und die anderen Komponenten werden mit Hilfe der Gleichungen (215) bis (225) berechnet. In der Regel wird R_1 ein Wert von 10 kOhm zugewiesen.

$$R_1 = 10 \text{ k}\Omega$$

Alle anderen Werte können wie folgt berechnet werden. Zunächst wird C_1 nach Gleichung (215) berechnet.

$$C_1 = \frac{1}{\omega_{pl} \cdot R_1} = \frac{1}{521 \cdot 10^6 \frac{1}{s} \cdot 10 \text{ k}\Omega} = 0,19 \text{ pF}$$

Dann wird R_2 mit Hilfe von Gleichung (216) bestimmt.

$$R_2 = \frac{1}{\omega_{z2} \cdot C_1} - R_1 = \frac{1}{5,9 \cdot 10^6 \frac{1}{s} \cdot 0,19 \text{ pF}} - 10 \text{ k}\Omega = 879 \text{ K}\Omega$$

Die Summe von C_2 und C_3 wird nach Gleichung (217) berechnet.

$$(C_2 + C_3) = \frac{1}{K_v \cdot R_2} = \frac{1}{2,26 \cdot 10^6 \cdot 879 \text{ K}\Omega} = 0,5 \text{ pF}$$

C_2 wird nach Gleichung (223) berechnet.

$$C_2 = \frac{\omega_{z1} \cdot (C_2 + C_3)}{\omega_{p2}} = \frac{2,3 \cdot 10^6 \frac{1}{s} \cdot 0,5 \text{ pF}}{20 \cdot 10^6 \frac{1}{s}} = 0,06 \text{ pF}$$

C_3 wird mit Hilfe von Gleichung (224) bestimmt.

$$C_3 = (C_2 + C_3) - C_2 = 0,5 \text{ pF} - 0,06 \text{ pF} = 0,44 \text{ pF}$$

Als letzte Komponente wird R_3 nach Gleichung (225) berechnet.

$$R_3 = \frac{1}{\omega_{z1} \cdot C_3} = \frac{1}{2,3 \cdot 10^6 \frac{1}{s} \cdot 0,44 \text{ pF}} = 958 \text{ K}\Omega$$

Nun kann die Schaltung aufgebaut und simuliert werden. Die Simulationsergebnisse werden im folgenden Kapitel präsentiert und analysiert.

8 Simulationsergebnisse

Abbildung 8.1 zeigt die Schaltung im Softwareprogramm "Cadence Virtuoso" für den kompletten 3-Level-Abwärtswandler.

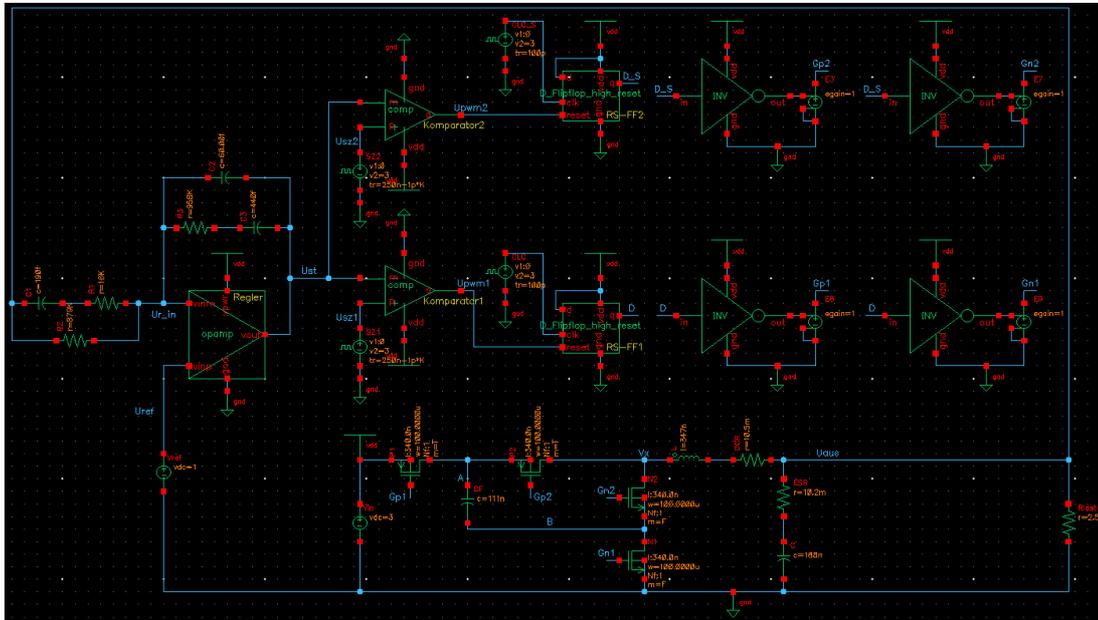


Abb. 8.1: Schaltung des 3-Level-Abwärtswandlers zur Simulation in „Cadence Virtuoso“

Die Spannungsquelle V_{in} liefert eine Gleichspannung von 3 V an den Eingang des 3-Level-Abwärtswandlers. Die reale Spule wird durch die ideale Spule L und den idealen Widerstand DCR dargestellt. Der reale Kondensator wird durch den idealen Kondensator C und den idealen Widerstand ESR dargestellt. Als Verbraucher wird ein 2,5-Ohm-Widerstand R_{Last} an den Ausgang angeschlossen. Die Referenzspannungsquelle V_{ref} liefert eine Gleichspannung von 1 V an den nicht invertierenden Eingang des Operationsverstärkers. Die Regelung steuert die Transistoren so an, dass die Ausgangsspannung der Referenzspannung entspricht. Mit Hilfe von Pulsspannungsquellen $SZ1$ und $SZ2$ werden die beiden Sägezahnspannungen für die beiden Komparatoren generiert. Die Sägezahnspannungen haben die gleiche Spitzenspannung, welche gleich der Eingangsspannung ist, und den gleichen Tastgrad, jedoch mit einer Phasenverschiebung von 180° . Für eine gegebene Frequenz von 4 MHz beträgt die Periode der Sägezahnspannungen 250 ns. Um einen sicheren Betrieb zu gewährleisten sind zwei Taktsignale CLC und CLC_S für die beiden RS-Flipflops erforderlich. Die Taktsignale haben den gleichen Tastgrad, jedoch mit einer Phasenverschiebung von 180° . Auch die Periode von 250 ns ist

identisch zum Sägezahnsignal. Die Taktsignale sind erforderlich, um zu Beginn der nächsten Schaltperiode das jeweilige Flipflop zu setzen. Der Komparator vergleicht das Steuersignal des Operationsverstärkers mit dem jeweiligen Sägezahnsignal und setzt das Flipflop zurück, um die Ausgangsspannung auf den gewünschten Wert zu halten. Der Ausgang des ersten RS-Flipflops erzeugt beim Setzen und Zurücksetzen ein Schaltsignal D und der Ausgang des zweiten RS-Flipflops erzeugt ein Schaltsignal D_s . Beide Schaltsignale laufen durch die Treiber, die in einer realen Anwendung aus mehreren Inverterketten bestehen, die mit zunehmender Anzahl breiter werden, um die Leistungstransistoren anzusteuern.

8.1 Strom- und Spannungsverläufe

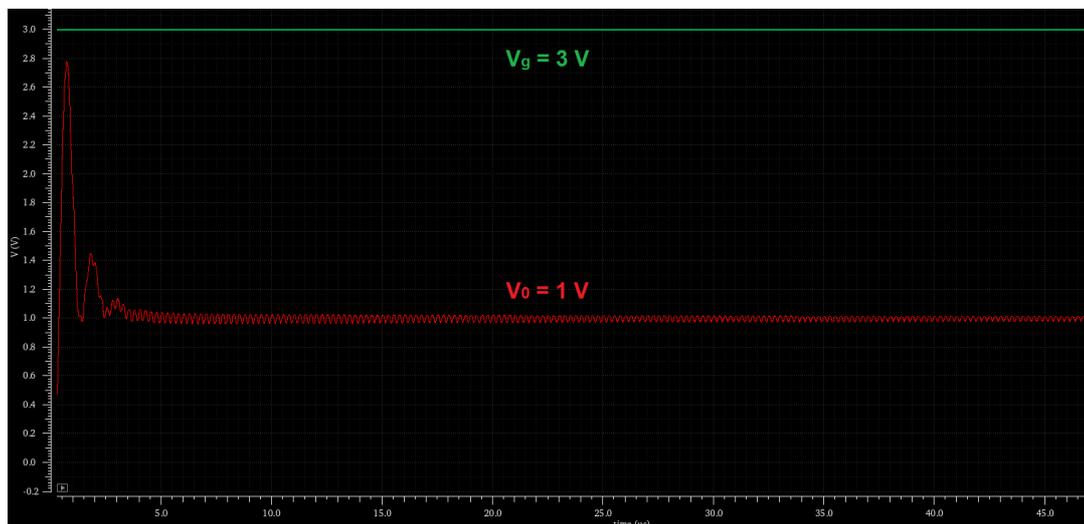


Abb. 8.2: Eingangs- und Ausgangsspannungsverläufe

In Abbildung 8.2 ist der Ausgangsspannungsverlauf in rot und die 3V-Eingangsgleichspannung in grün dargestellt. Zu Beginn erkennt man das Einschwingverhalten der Ausgangsspannung, sie steigt innerhalb von 1 μs von 0 V auf ca. 2.8 V an und fällt dann in ca. 2 μs auf 1 V ab. Danach bleibt sie immer konstant bei 1 V.

Im nächsten Schritt wurde untersucht, wie die Ausgangsspannung auf Änderungen der Eingangsspannung reagiert. Es wurde festgestellt, dass bei einer Eingangsspannung von 1,82 V bis 6 V die Ausgangsspannung bei dem gewünschten Wert von 1 V bleibt. Eine weitere Verringerung oder Erhöhung der Eingangsspannung wirkte sich jedoch negativ auf die Ausgangsspannung aus. Die folgende Tabelle zeigt das Verhältnis zwischen V_g und V_o .

V_g in V	V_o in V
1,75	0,5
1,81	0,6
1,82	1
2	1
5	1
6	1
6,05	0

Tabelle 8.1: Ausgangsspannung V_o in Abhängigkeit von der Eingangsspannung V_g

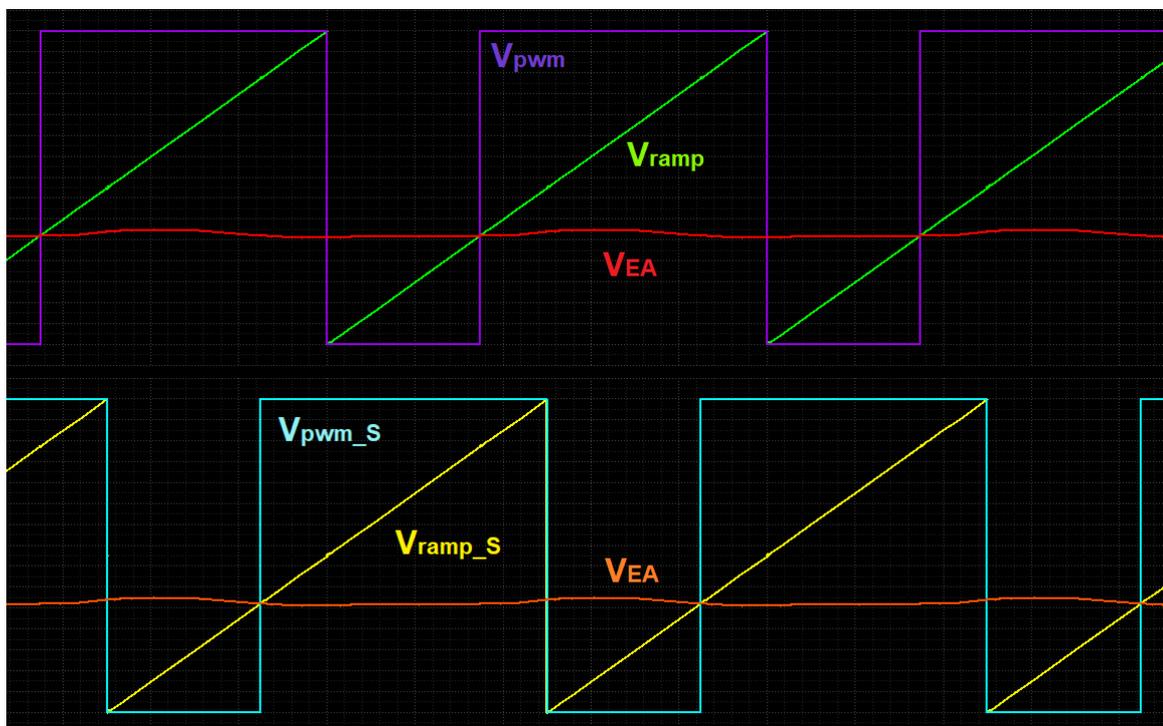


Abb. 8.3: Spannungsverläufe an Komparatoren

Abbildung 8.3 zeigt die Signalverläufe an den Komparatoren im stationären Zustand des 3-Level-Abwärtswandlers. Die Steuerspannung des Reglers ist in rot bzw. orange, die Sägezahnspannung des ersten Komparators in grün, des zweiten Komparators in gelb und das PWM-Signal am Ausgang des ersten Komparators in lila und am Ausgang des zweiten Komparators in blau dargestellt. Solange die Sägezahnspannung kleiner als die Steuerspannung ist, gibt der Komparator eine logische „0“ aus. Sobald die Sägezahnspannung größer als die Steuerspannung wird, schaltet das PWM-Signal von einer logischen "0" auf eine logische "1" um und es entstehen rechteckförmige Steuersignale.

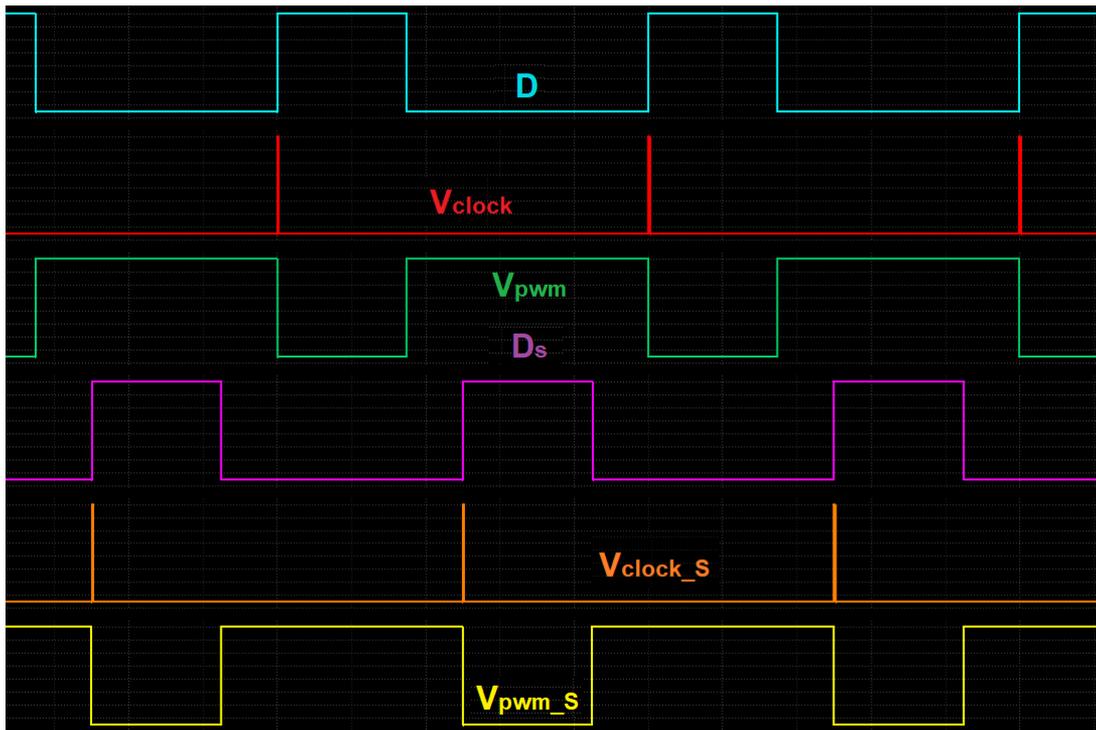


Abb. 8.4: Signalverläufe an RS-Flipflops

Abbildung 8.4 zeigt die Signalverläufe der RS-Flipflops. Die Schaltsignale sind in blau und lila, die Taktsignale in rot und orange und die PWM-Signale in grün und gelb dargestellt. Zu Beginn jeder steigenden Flanke wird das RS-Flipflop über das jeweilige Taktsignal gesetzt. Jede steigende Flanke des PWM-Signals setzt das Schaltsignal am Ausgang des RS-Flipflops zurück. In diesem Fall wird auch ein Rechtecksignal erzeugt.

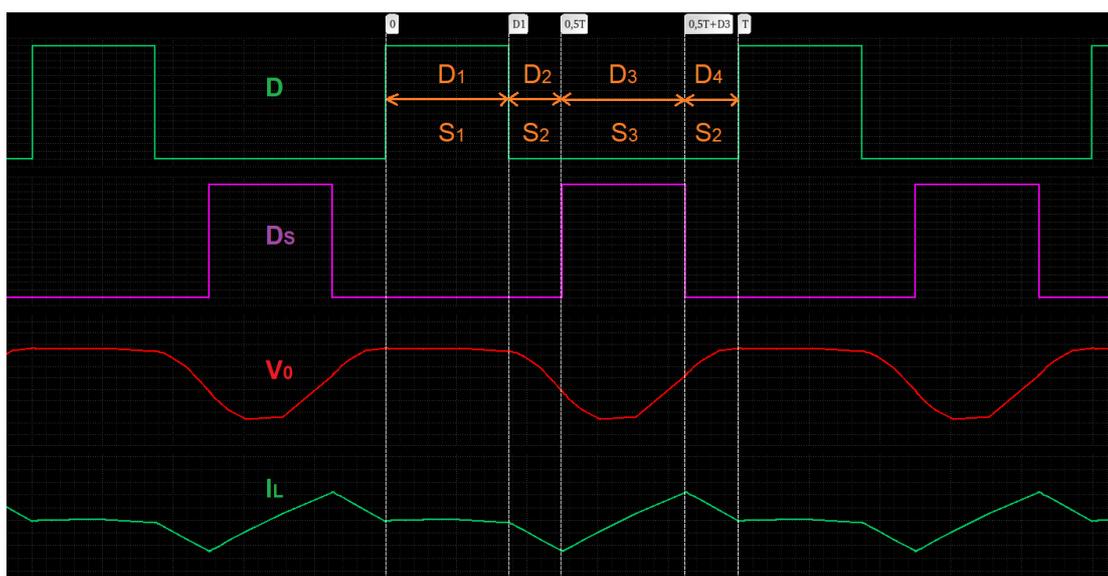


Abb. 8.5: Ausgangsspannung und Spulenstrom

In Abbildung 8.5 ist die Ausgangsspannung in rot, der Strom durch die Spule in grün, das Schaltsignal D in grün und das Schaltsignal D_S in lila dargestellt. Die Pulsbreite für das Schaltsignal D liegt bei 87 ns und für D_S bei 87,3 ns, was einer Differenz von 300ps entspricht. Es ist zu erkennen, dass der Spulenstrom die doppelte Frequenz aufweist, der simulierte Verlauf jedoch vom zu erwartendem abweicht. Auch die Ausgangsspannung muss die doppelte Frequenz besitzen. Leider ist dies in Abbildung 8.5 nicht zu erkennen, da der Spulenstrom im Zustand S_1 für die Dauer von D_1 nahezu konstant bleibt und dem Laststrom entspricht. Der Strom durch den Kondensator ist ebenfalls für die Dauer von D_1 nahezu konstant und beträgt 0 A. Somit bleibt auch die Ausgangsspannung während D_1 konstant. Im Idealfall sollte der Strom durch die Spule im Zustand S_1 für die Dauer von D_1 ansteigen und dem Strom im Zustand S_3 für die Dauer von D_3 entsprechen. Dieses Problem kann durch die Kalibrierung der Schaltschwellen des Sägezahngenerators gelöst werden und wird später in diesem Kapitel erläutert.

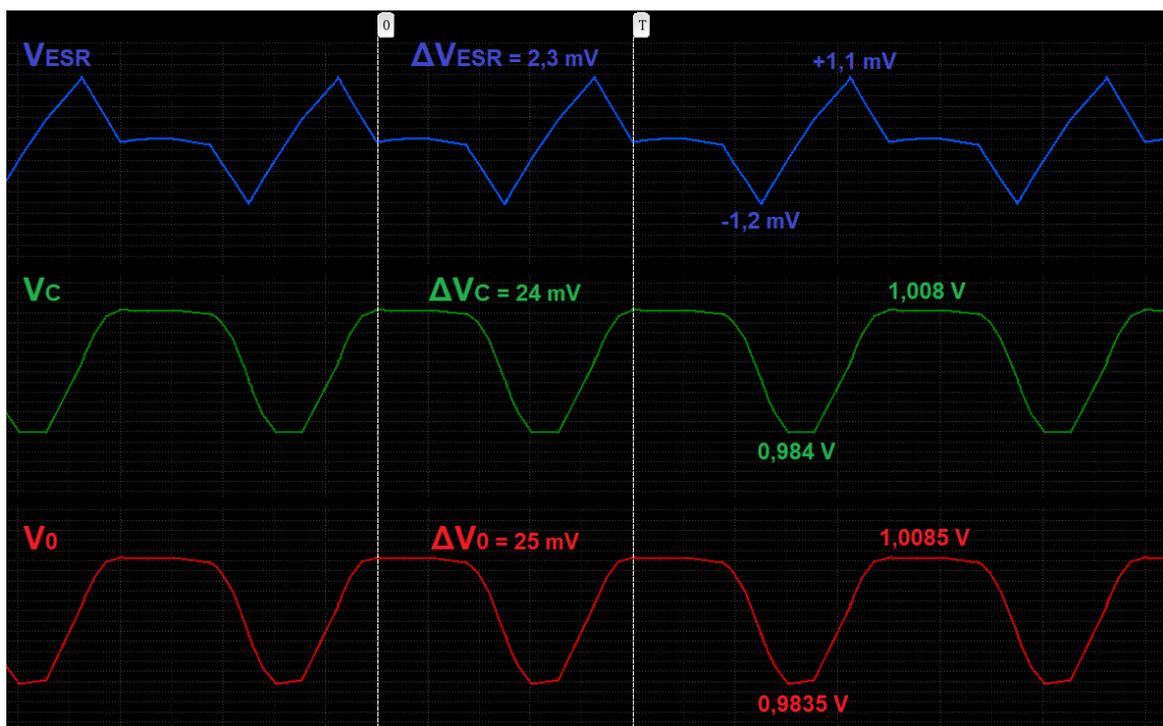


Abb. 8.6: Spannungswelligkeit an ESR, Kondensator und Lastwiderstand

Abbildung 8.6 zeigt die Spannungsverläufe am ESR in blau, am Kondensator in grün und am Lastwiderstand in rot. Die Welligkeit der Ausgangsspannung beträgt 25 mV und entspricht damit fast der Welligkeit der Kondensatorspannung von 24 mV. Die Spannung am ESR von 2,3 mV ist um 90 Grad zur Spannung am Kon-

densator verschoben und hat fast keinen Einfluss auf die Welligkeit der Ausgangsspannung. Es ist zu erkennen, dass die Welligkeit der Ausgangsspannung die in den Parametern vorgegebenen 10 mV übersteigt. Auch dieses Problem kann durch die Kalibrierung der Schaltschwellen des Sägezahngenerators gelöst werden.

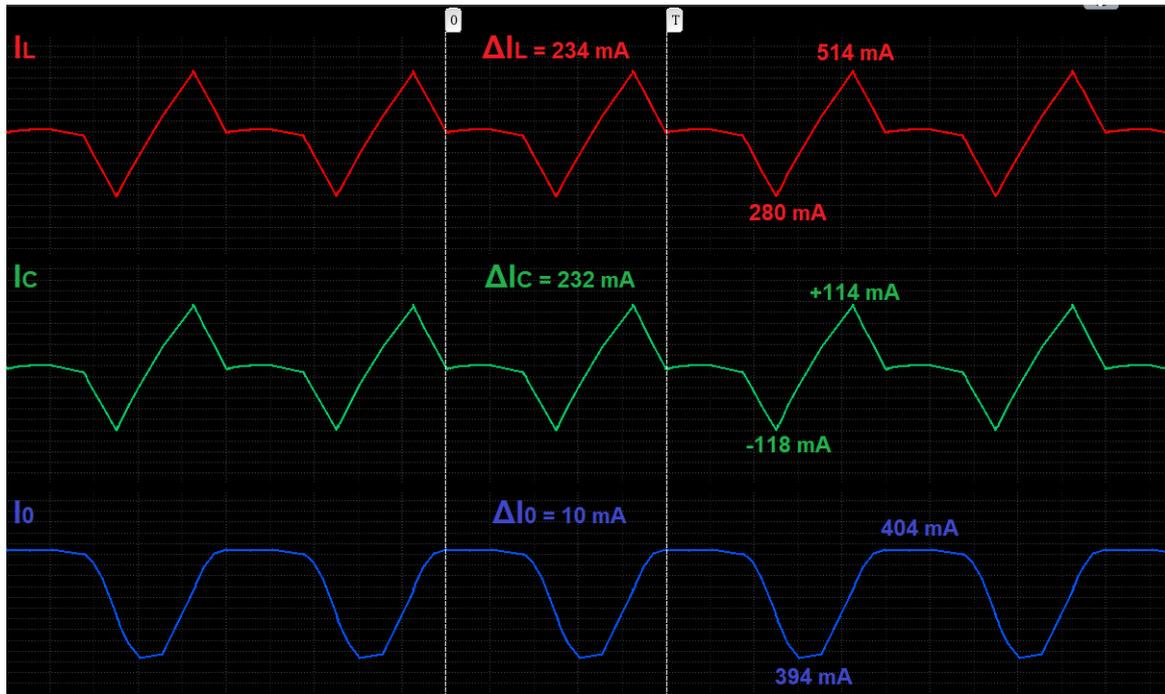


Abb. 8.7: Stromwelligkeit an Spule, Kondensator und Lastwiderstand

In Abbildung 8.7 sind die Stromverläufe durch die Spule in rot, den Kondensator in grün und den Lastwiderstand in blau dargestellt. Die Stromwelligkeit an der Spule beträgt 234 mA. Diese Welligkeit bestimmt auch die Welligkeit am Kondensator, die in der Simulation 232 mA beträgt. Solange der Strom durch die Spule den durchschnittlichen Laststrom nicht übersteigt, dient der Kondensator als Energiequelle für die Last und der Strom durch den Kondensator bleibt negativ. Wenn der Strom durch die Spule größer als der durchschnittliche Laststrom ist, wird der Kondensator aufgeladen und es fließt ein positiver Strom durch ihn. Die Stromwelligkeit am Lastwiderstand beträgt in der Simulation 10 mA. Die Stromwelligkeit an der Spule sollte 30 % des Laststroms betragen und 120 mA entsprechen. Die tatsächliche maximale Stromwelligkeit an der Spule ist allerdings fast doppelt so groß. Auch hier muss eine Kalibrierung vorgenommen werden, um die entsprechende Stromwelligkeit zu erreichen.

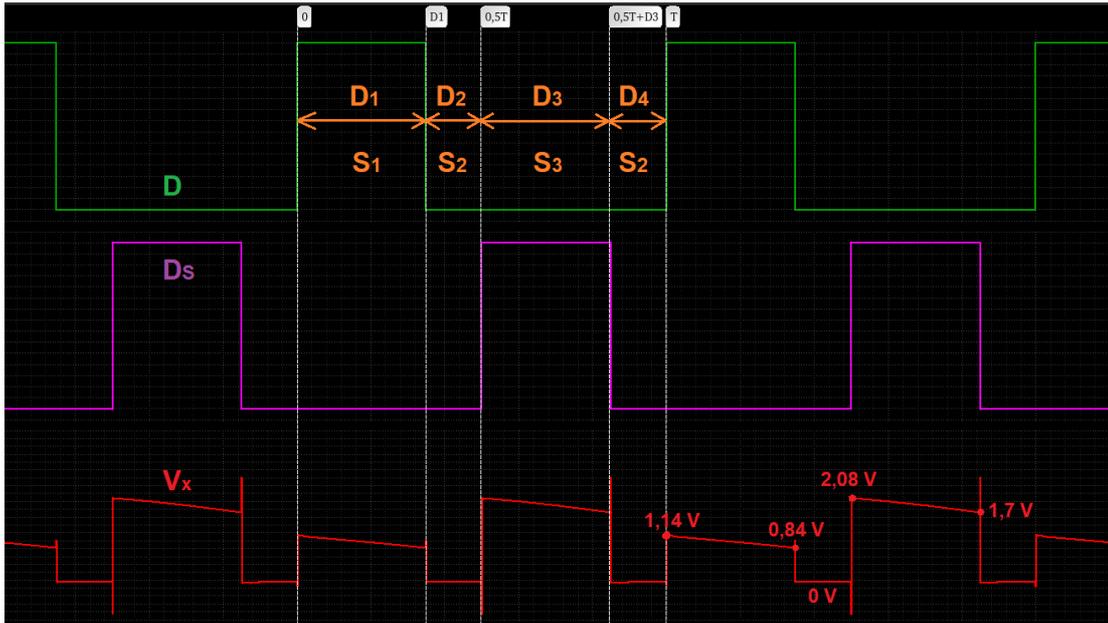


Abb. 8.8: Spannung V_x

In Abbildung 8.8 ist die Spannung V_x in rot, das Schaltsignal D in grün und das Schaltsignal D_s in lila dargestellt. Es wird erwartet, dass die Spannung V_x zwischen 0 V und 1,5 V wechselt. Die Spannung V_x springt jedoch zwischen 0 V und 1,14 V oder zwischen 0 V und 2,08 V. Der Grund hierfür ist, dass die Spannung am fliegenden Kondensator nicht gleich der halben Eingangsspannung entspricht.

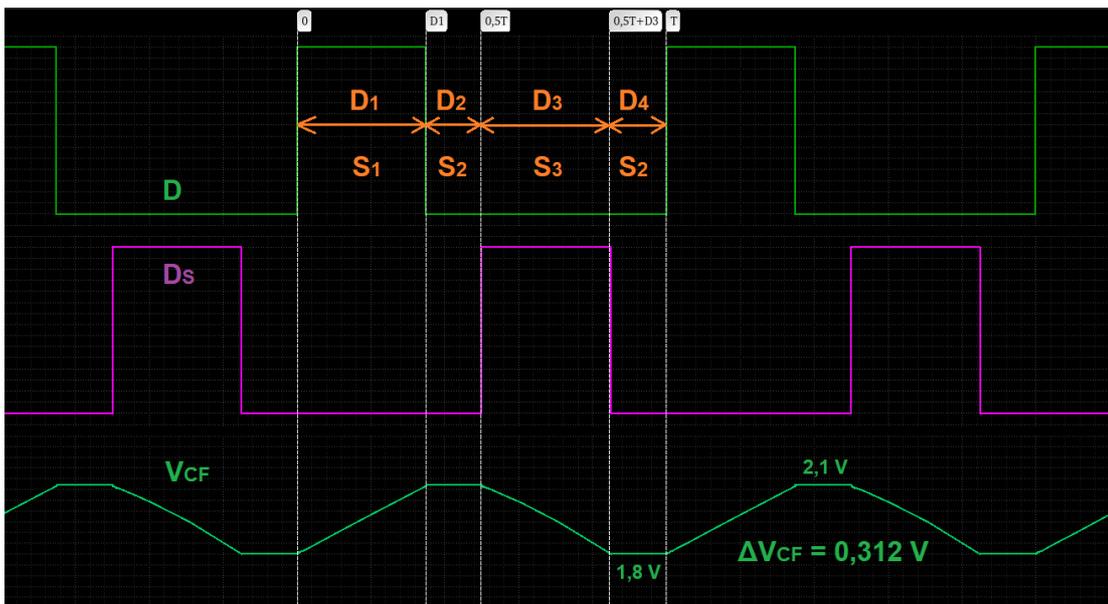


Abb. 8.9: Spannung V_{CF}

In Abbildung 8.9 ist die Spannung V_{CF} in grün, das Schaltsignal D auch in grün und

das Schaltsignal D_S in lila dargestellt. Die Spannungswelligkeit am fliegenden Kondensator beträgt 0,312 V, was fast dem berechneten Wert von 0,3 V entspricht. Die durchschnittliche Spannung V_{CF} sollte 1,5 V betragen. Bei einer Spannungswelligkeit von 0,3 V ist zu erwarten, dass die Spannung V_{CF} zwischen 1,35 V und 1,65 V liegt. Die Spannung V_{CF} wechselt jedoch zwischen 1,8 V und 2,1 V.

Der Grund, warum die Spannung am fliegenden Kondensator höher ist als erforderlich, kann auf parasitäre Effekte der Transistoren zurückzuführen sein. Die in „Cadence“ erstellte Schaltung ist fast ideal. Sowohl die Schalttransistoren als auch die Transistoren in den Invertern haben parasitäre Kapazitäten und Durchlasswiderstände. Der Durchlasswiderstand eines 95 mm breiten PMOS-Schalttransistors beträgt 45 m Ω . Der Durchlasswiderstand eines 28 mm breiten NMOS-Schalttransistors beträgt 53 m Ω . Die parasitären Einflüsse der Transistoren sowie die niedrige Abweichung der Impulsbreiten in beiden Steuersignalen hat zur Folge, dass die Spannung am fliegenden Kondensator nicht dem erforderlichen Wert entspricht. Dies wiederum führt zu weiteren negativen Folgen, wie erhöhter Ausgangsspannungswelligkeit und Spulenstromwelligkeit, sodass die 3-Level-Abwärtswandler Architektur ihre positiven Eigenschaften verliert. Eine erhöhte Spulenstromwelligkeit verringert zudem die Effizienz des 3-Level-Abwärtswandlers, weshalb es zwingen erforderlich ist, die Spannung des fliegenden Kondensators innerhalb der halben Eingangsspannung zu halten.

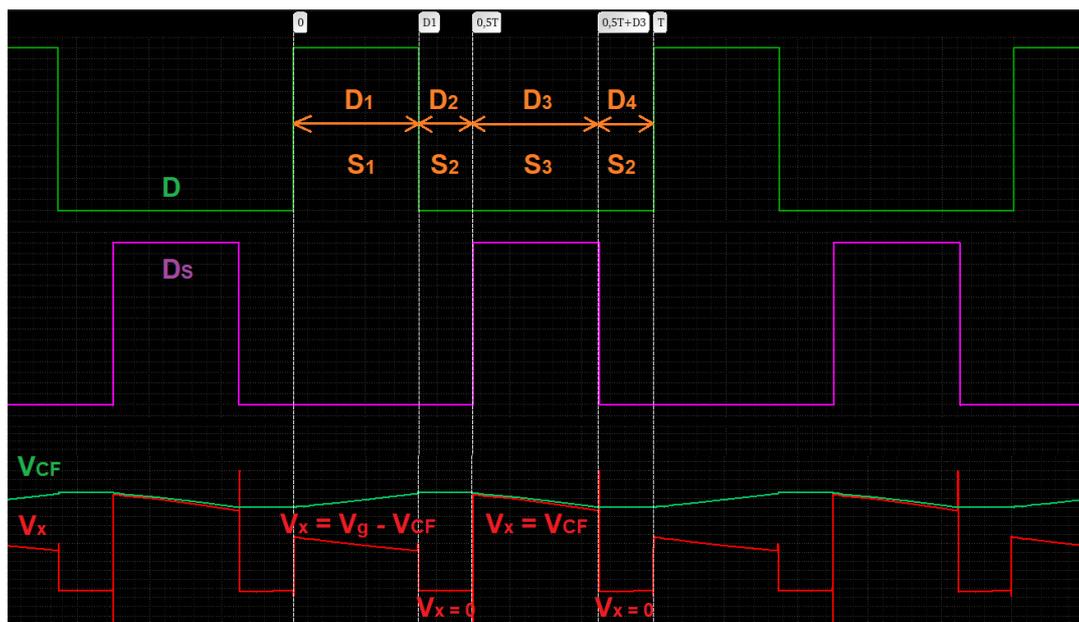


Abb. 8.10: Spannungsverläufe von V_x und V_{CF}

Abbildung 8.10 zeigt die Spannungsverläufe von V_x und V_{CF} . Die Spannung V_x ist in rot, die Spannung V_{CF} in grün, das Schaltsignal D in grün und das Schaltsignal D_s in lila dargestellt. Für den Zustand S_1 gilt: $V_x = V_g - V_{CF}$. Das bedeutet, dass die Spannung V_{CF} höher wird, je niedriger die Spannung an V_x ist. Im Idealfall sollten sich V_x und V_{CF} genau bei $D_1/2$ schneiden. In diesem Fall beträgt V_{CF} die Hälfte der Eingangsspannung. Im Zustand S_2 gilt: $V_x = 0$. Und für den Zustand S_3 gilt: $V_x = V_{CF}$. Der Verlauf der Spannung an V_x entspricht in allen 3 Zuständen der Theorie und den Formeln, die V_x beschreiben.

8.1.1 Kalibrierung der Schaltschwellen des Sägezahngenerators

Die Schaltdauer D_1 im Schaltzustand S_1 ist 300 ps länger als die Schaltdauer D_3 des Zustandes S_3 . Infolgedessen wird die Spannung am fliegenden Kondensator ansteigen und von der gewünschten Spannung abweichen. Um die Spannung am fliegenden Kondensator auf der Hälfte der Eingangsspannung zu halten, muss die Dauer D_1 des Zustandes S_1 verkürzt werden. Das bedeutet, dass die logische "1" des PWM-Signals des ersten Komparators früher eintreffen muss, um das Schaltsignal D früher zurückzusetzen und damit die Breite D_1 des Zustandes S_1 zu verkürzen. Dies kann unter anderem erreicht werden, indem die untere Schwelle des ersten Sägezahngenerators erhöht wird. Dies hat zur Folge, dass sich die Sägezahnspannungskurve und die Steuerspannungskurve früher überschneiden und somit die logische "1" des PWM-Signals zu einem früheren Zeitpunkt gesetzt wird.



Abb. 8.11: Einstellungen für Sägezahngeneratoren

Abbildung 8.11 zeigt die Einstellungen für beide Sägezahngeneratoren. Die Einstellungen für den ersten Sägezahngenerator sind links und für den zweiten Sägezahngenerator rechts dargestellt. Der Anfangswert des Sägezahnsignals des ers-

ten Sägezahngenerators wird auf 30 mV gesetzt.

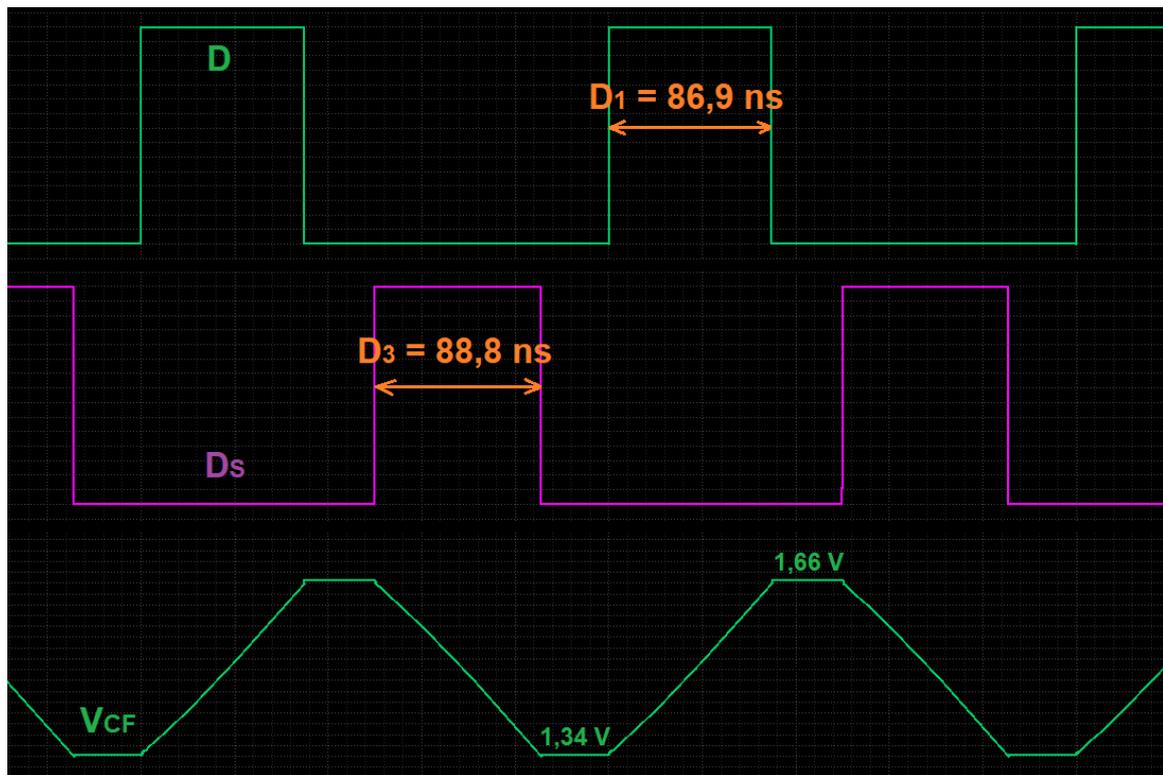


Abb. 8.12: Spannung V_{CF} nach der Kalibrierung

Abbildung 8.12 zeigt die Spannung V_{CF} nach der Kalibrierung. Die Spannung V_{CF} ist in grün, das Schaltsignal D auch in grün und das Schaltsignal D_S in lila dargestellt. Es ist zu erkennen, dass nach der Kalibrierung die Dauer D_1 des Zustandes S_1 auf 86,9 ns sinkt und die Dauer D_3 des Zustandes S_3 auf 88,8 ns steigt. Dadurch wird die Dauer von D_3 um 1,9 ns länger als die von D_1 , und die durchschnittliche Spannung am fliegenden Kondensator sinkt und erreicht genau die Hälfte der Eingangsspannung von 1,5 V.

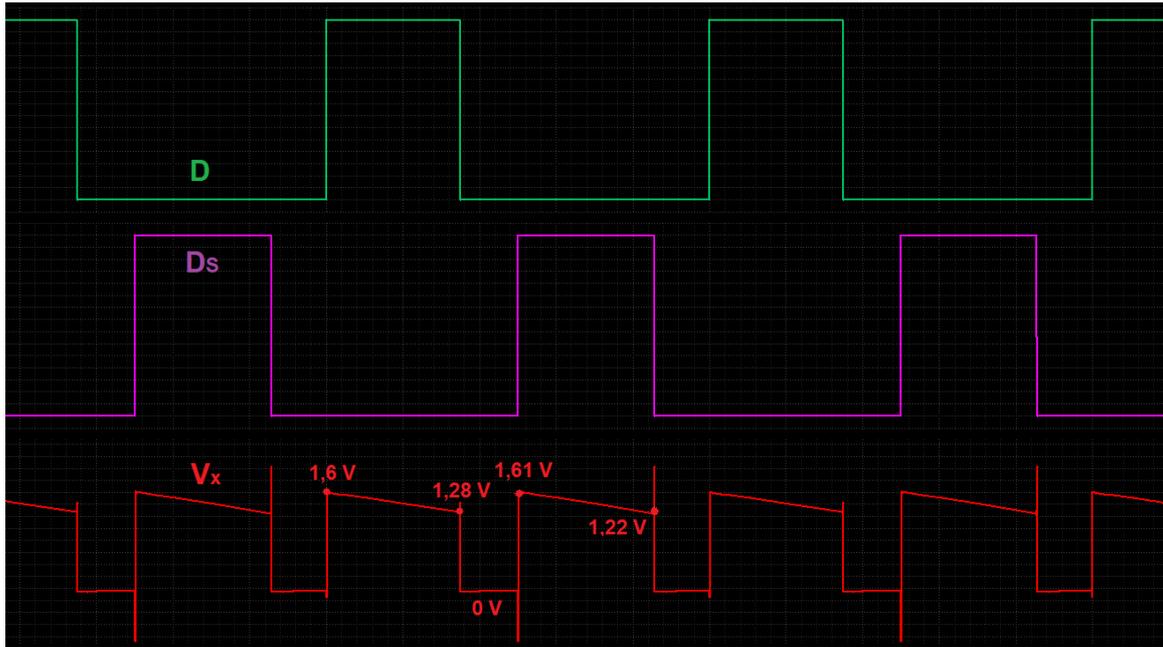


Abb. 8.13: Spannung V_x nach der Kalibrierung

Abbildung 8.13 zeigt die Spannung V_x nach der Kalibrierung. Die Spannung V_x ist in rot, das Schaltsignal D in grün und das Schaltsignal D_s in lila dargestellt. Die Spannung V_x wechselt zwischen 0 V und 1,6 V und hat damit einen nahezu perfekten Verlauf.

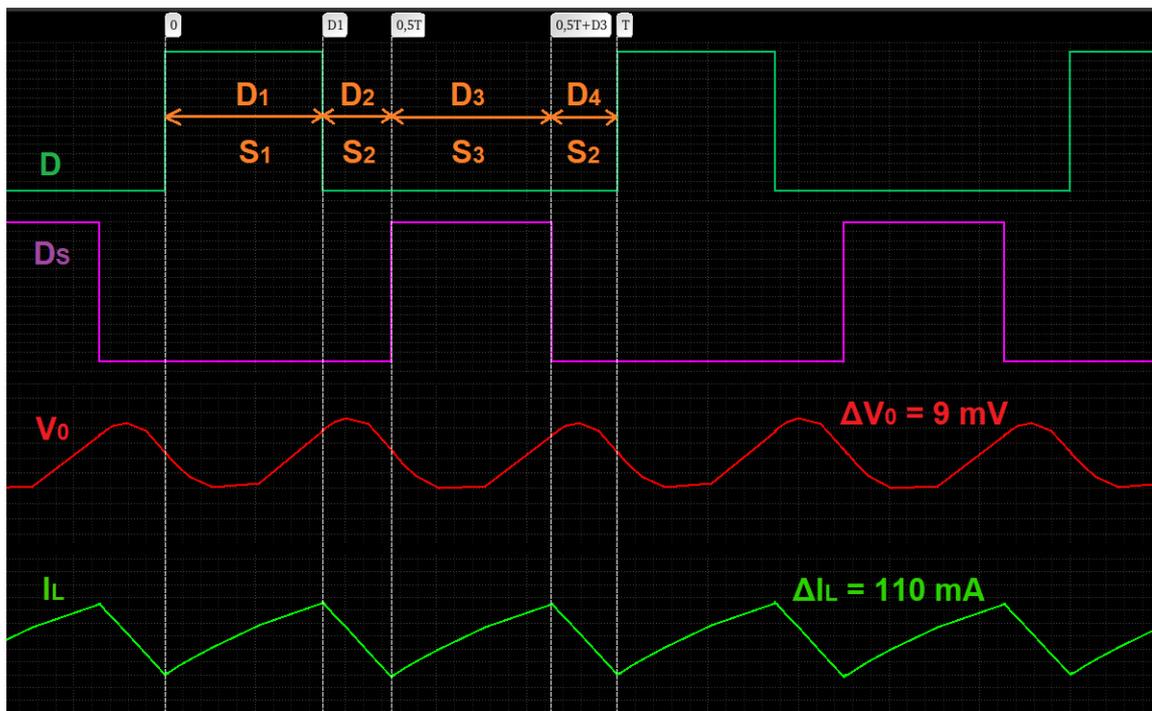


Abb. 8.14: Ausgangsspannung und Spulenstrom nach der Kalibrierung

In Abbildung 8.14 ist die Ausgangsspannung in rot, der Strom durch die Spule in grün, das Schaltsignal D in grün und das Schaltsignal D_S in lila dargestellt. Nach der Kalibrierung sehen die Verläufe der Ausgangsspannung und des Spulenstroms im Zustand S_1 und im Zustand S_3 fast identisch aus. Die Welligkeit der Ausgangsspannung wird auf 9 mV und damit unter dem zulässigen Wert von 10 mV reduziert. Die Stromwelligkeit an der Spule beträgt 110 mA und liegt damit etwas unter den vorgegebenen 120 mA.

Tabelle 8.2 zeigt alle Schaltungsparameter mit und ohne Kalibrierung.

	Ohne Kalibrierung	Mit Kalibrierung
$\Delta V_{0,soll}$	10 mV	10 mV
$\Delta I_{L,soll}$	120 mA	120 mA
L	347 nH	347 nH
C	188 nF	188 nF
R_{ESR}	10,2 m Ω	10,2 m Ω
R_{DCR}	10,5 m Ω	10,5 m Ω
C_F	111 nF	111 nF
ΔV_{ESR}	1,2 mV	1,2 mV
R_1	10 K Ω	10 K Ω
R_2	879 K Ω	879 K Ω
R_3	958 K Ω	958 K Ω
C_1	0,19 pF	0,19 pF
C_2	0,06 pF	0,06 pF
C_3	0,44 pF	0,44 pF
ΔV_0	25 mV	9 mV
ΔI_L	234 mA	110 mA
D	87 ns	86,9 ns
D_S	87,3 ns	88,8 ns
$V_{CF,min}$	1,8 V	1,34 V
$V_{CF,max}$	2,1 V	1,66 V
$V_{CF,avg}$	1,95 V	1,5 V

Tabelle 8.2: Schaltungsparameter mit und ohne Kalibrierung

Bereiche mit dem grauen Hintergrund sind die berechneten oder vorgegebenen Werte und bleiben für beide Untersuchungen identisch. Die übrigen Größen sind

die tatsächlichen Werte aus der Simulation. Es ist deutlich zu erkennen, dass die Kalibrierungsmethode erfolgreich war und der 3-Level Abwärtswandler seine positive Eigenschaften entfalten kann.

8.2 Effizienz des 3-Level-Abwärtswandlers

In der Simulation können die Eingangs- und Ausgangsleistungswerte abgelesen werden. Abbildung 8.15 zeigt die Formeln für die Berechnung der Eingangs- und Ausgangsleistung.

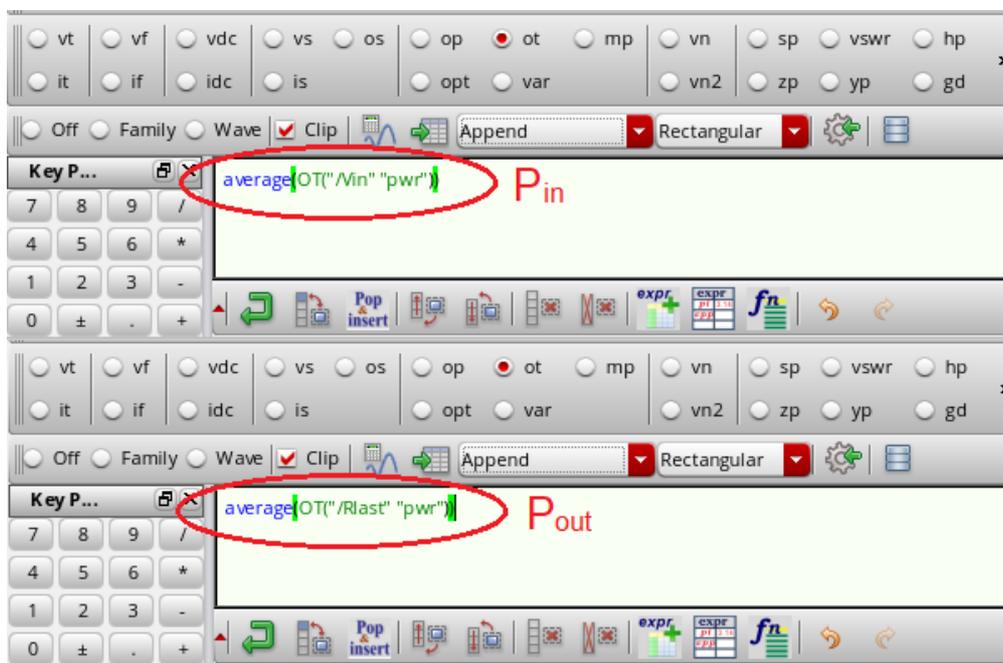


Abb. 8.15: Formeln für die Eingangs- und Ausgangsleistung in Calculator

Die Effizienz des 3-Level-Abwärtswandlers kann mit der folgenden Gleichung berechnet werden.

$$\text{Effizienz} = \frac{P_{out}}{P_{in}} \quad (232)$$

mit

$$P_{in} = 402,8 \text{ mW}$$

$$P_{out} = 429,5 \text{ mW}$$

$$\text{Effizienz} = \frac{P_{out}}{P_{in}} = \frac{402,8 \text{ mW}}{429,5 \text{ mW}} = 93,8\%$$

Somit beträgt die Effizienz des 3-Level-Abwärtswandlers 93,8%. Da für den Operationsverstärker, die Komparatoren, die RS-Flipflops sowie die Sägezahngeneratoren ideale Verilog-A Modelle verwendet wurden, sind die Schaltverluste im Vergleich zu einer realen Umsetzung geringer und somit die Effizienz höher.

9 Fazit

Durch Berechnungen und Simulationen konnte ein 3-Level-Abwärtswandler entworfen werden, der alle vorgegebenen Parameter erfüllt. Die Simulationsergebnisse bestätigen, dass alle Berechnungen korrekt sind.

Der Abwärtswandler konnte am Verbraucher die gewünschte Ausgangsspannung von 1 V zur Verfügung stellen. Bei den ersten Simulationsergebnissen lag die Welligkeit der Ausgangsspannung jedoch deutlich über dem zulässigen Wert von 10 mV und betrug 25 mV. Die Stromwelligkeit an der Spule lag ebenfalls über den vorgegebenen 120 mA und betrug 235 mA. Das Problem bestand darin, dass die durchschnittliche Spannung am fliegenden Kondensator nicht die Hälfte der Eingangsspannung entsprochen hat. Dieses Problem wurde durch eine Kalibrierungsmethode am Sägezahngenerator erfolgreich gelöst. Nach der Kalibrierung betrug die durchschnittliche Spannung am fliegenden Kondensator genau die Hälfte der Eingangsspannung. Simulationen haben gezeigt, dass die Ausgangsspannungswelligkeit nach der Kalibrierung 9 mV und die Spulenstromwelligkeit 110 mA betragen und somit sehr genau mit den geforderten Werten aus der Spezifikation übereinstimmen.

Im Vergleich zu einem konventionellen Abwärtswandler mit identischen Anforderungen an die Welligkeit der Ausgangsspannung und des Spulenstroms, können für einen 3-Level-Abwärtswandler eine kleinere Spule und ein kleinerer Kondensator gewählt werden und somit lässt sich das Wandlervolumen reduzieren. Der Induktivitätswert könnte um $1/4$ kleiner und die Kondensatorkapazität halb so groß wie bei einem konventionellen Abwärtswandler gewählt werden.

Alle Komponenten des Reglers wurden so dimensioniert, dass der Regelkreis des 3-Level-Abwärtswandlers eine hohe stationäre Genauigkeit aufweist und stabil bleibt.

Die Effizienz des 3-Level-Abwärtswandlers liegt bei 93,8%. Der größte Anteil der Verluste entsteht durch Schaltverluste, Leitungsverluste der Schalter und Inverter sowie durch Spulenverluste.

10 Literaturverzeichnis

- [1] Xun Liu, Philip K. T. Mok, Junmin Jiang, Wing-Hung Ki: „Analysis and Design Considerations of Integrated 3-Level Buck Converters“, IEEE Transactions on Circuits and Systems-I: Regular Papers, Vol. 63, No. 5, 2016
- [2] G. Villar Piqué, E. Alarcón: „CMOS Integrated Switching Power Converters“, DOI 10.1007/978-1-4419-8843-0_5, C Springer Science+Business Media, LLC 2011
- [3] Kapil Kesarwani, Jason T. Stauth: „Resonant and Multi-Mode Operation of Flying Capacitor Multi-Level DC-DC Converters“, 978-1-4673-6847-6/15/\$31.00 ©2015 IEEE
- [4] Xun Liu, Cheng Huang, Philip K. T. Mok: „A High-Frequency Three-Level Buck Converter With Real-Time Calibration and Wide Output Range for Fast-DVS“, IEEE Journal of Solid-State Circuits, Vol. 53, No.2, 2018
- [5] Matthias Krause: "Bachelorarbeit: Entwicklung eines spannungsgeführten synchronen Abwärtswandlers mit CMOS Schaltern für eine Wandlung von 12 V auf 3,3 V bei einer Last von 0,5 A"
- [6] Byungcho Choi: "Pulsewidth Modulated DC-to-DC Power Conversion, Circuits, Dynamics, and Control Designs", John Wiley & Sons, Inc., 2013
- [7] Jeff Falin, Alvaro Aguilar: "Maximize power density with three-level buck-switching chargers", Analog Design Journal, ADJ 1Q 2021

Eigenständigkeitserklärung

„Hiermit versichere ich, dass die von mir vorgelegte Prüfungsleistung selbständig und ohne unzulässige fremde Hilfe erstellt worden ist. Alle verwendeten Quellen sind in der Arbeit so aufgeführt, dass Art und Umfang der Verwendung nachvollziehbar sind.“

Dortmund, 13.02.2023

Ort/Datum



Stanislav Christiani